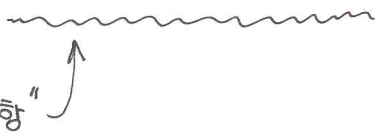


7장.

FETs . (Field Effect TRs.)

* 요약

◦ 전계효과 TR - 3단자 소자 (Source, Drain, gate)
(FE)

- Junction FET의 역방향 바이어스된 pn 접합 (gate-source) 증폭.
- JFET "높은 입력 저항" 
- JFET 역방 바이어스 - channel 공핍영역 형성 $\propto$ channel 저항 증가.

< n channel JFET, V_{GS} "0 ~ (-)" $V_{GS(off)}$
p channel JFET, V_{GS} "0 ~ (+) $V_{GS(off)}$ "

I_{DSS} 는 $V_{GS} = 0$ 일때 Drain 전류의 양. (JFET, D-MOSFET)

* FET는 4층 법칙 5사.

$$I_D = I_{DSS} \left(1 - \frac{V_{GS}}{V_{GS(off)}} \right)^2$$

◦ Enhancement - MOSFET 는 $V_{GS} = 0V$ 에서 동작하지 x.

◦ JFET 중간점 바이어스는 $I_D = I_{DSS}/2$ ($V_{GS} \approx V_{GS(off)} / 3.4$)

◦ 전압분배 바이어스된 JFET Q점 안정도 > 자기 바이어스 JFET

◦ MOSFET 는 gate SiO_2 에 의해 분리되어 있다는 점. (JFET 차이)

JFET는 pn 접합

↓
"gate, channel 분리"

◦ Depletion MOSFET (공핍) Drain - Source 사이에 물리적으로 채널 있다.

↳ n-channel D MOSFET 에서 $V_{GS} \leftarrow$ 공핍형 / (+) 증가형.

* E-MOSFET 에는 I_{DSS} 파라미터 x 있다!

↳ $\left\{ \begin{array}{l} n\text{-채널 E-MOSFET (+) 이 } V_{GS(th)} \\ p\text{-채널 E-MOSFET (-) 이 } V_{GS(th)} \end{array} \right.$

★ 용어 해석.

JFET 접합 전계 효과 TR.

MOSFET 금속산화물 반도체 전계 효과 TR.

gate, source, Drain.

depletion. 공핍.
- 채널 폭 ↓
enhancement. 증가.
- 채널 폭 ↑

★ " g_m " 전압이득 - MOSFET 에서 전하 반응을 늘려
채널을 만들거나 채널의 전도를 증가시키는 과정.

pinch off voltage. - 게이트 소스 전압 0 에서 드레인 전류가
안정화 될 때의 FET Drain-Source
전압.

$$g_m = g_{m0} \left(1 - \frac{V_{GS}}{V_{GS(off)}} \right)^2$$

< 전압 게인 >

$$g_{m0} = \frac{2 I_{DSS}}{|V_{GS(off)}|}$$

< $V_{GS} = 0$ 에서 전압 게인 >

$$\bullet I_D = K (V_{GS} - V_{GS(th)})^2$$

< E MOSFET 전압 특성 >

$$\bullet I_D = I_{DSS} \left(1 - \frac{V_{GS}}{V_{GS(off)}} \right)^2$$

< JFET / D MOSFET 전압 특성 >

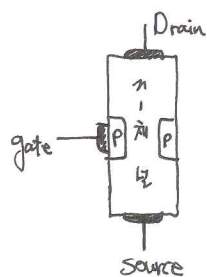
FET

- 전압에 의해 전류가 흐르. (전압 제어 소자)
- 매우 높은 입력 저항. (장점)

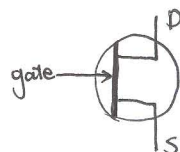
BJT

전사전류와 정공전류를 이용한. (전류 제어 소자)

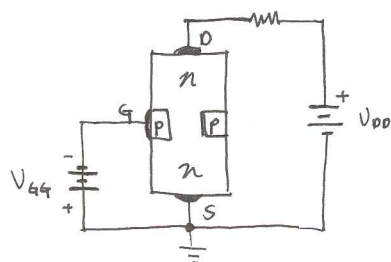
✓ JFET



gate - p type
channel - n chl.



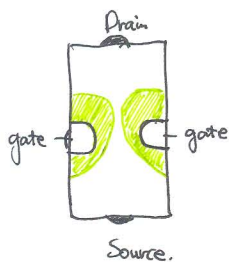
- 기본 동작.



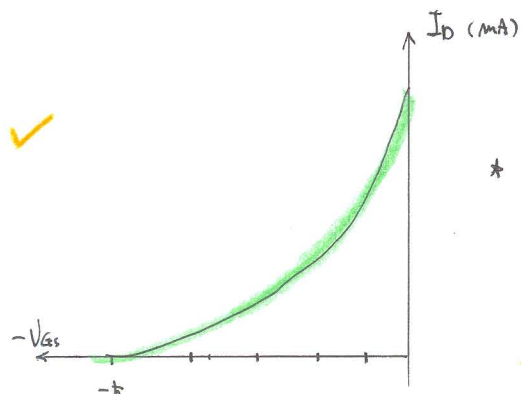
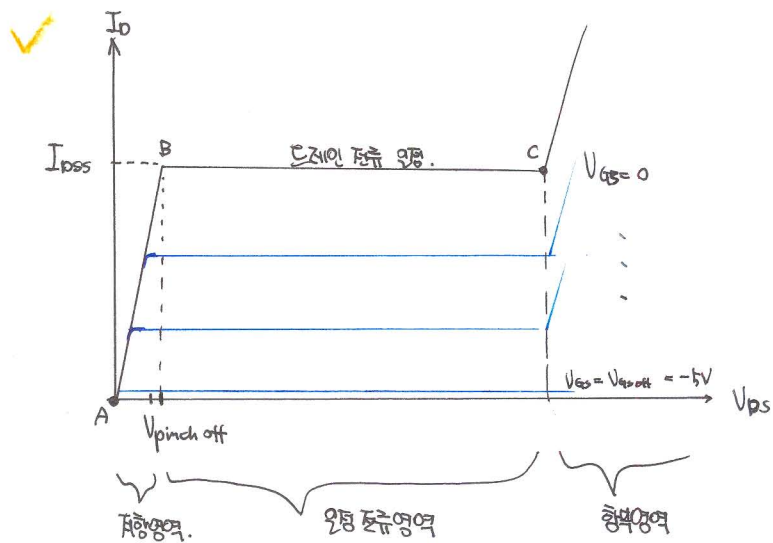
gate - source 접합에 역바이어스 걸어
pn 접합면에 공핍층 형성.

↓
채널폭 좁아.

↓
전류 흐름 제어.



V_{GG} 大 , I_D 小
 V_{GG} 小 , I_D 大



* JFET 전압 특성 (포화선 형태)
+ D-MOSFET

$$I_D = I_{DSS} \left(1 - \frac{V_{GS}}{V_{GS(off)}} \right)^2$$

* E-MOSFET

$$I_D = K(V_{GS} - V_{GS(th)})^2$$

○ 주류 gate-source 전압 선택 → I_D 와 Q_{point} 선택.



{ 제1 바이어스.
전압분배 바이어스

JFET 순방향 전압전력특성.

$$g_m = \Delta I_D / \Delta V_{GS}$$

↓

"평균" 평하는 FET 중의

$$g_m = g_{m0} \left(1 - \frac{V_{GS}}{V_{GS(off)}} \right)$$

↘

$$g_{m0} = \frac{2 I_{DSS}}{|V_{GS(off)}|}$$

