

CHAPTER 5. TRANSISTOR BIAS CIRCUIT

트랜지스터 바이어스 회로
발표자 : 김선익(조장)

조원 : 김기범, 문현, 심규현, 윤복용

목차

5-1 The DC Operating Point

5-2 Base Bias

5-3 Emitter Bias

5-4 Voltage-Divider Bias

5-5 Collector-Feedback Bias

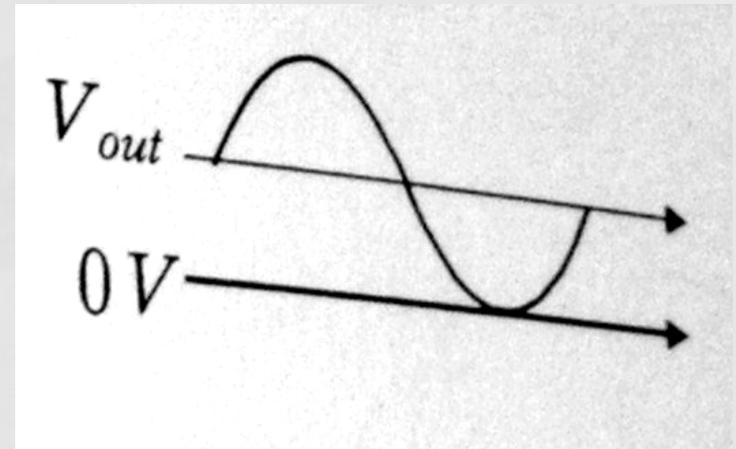
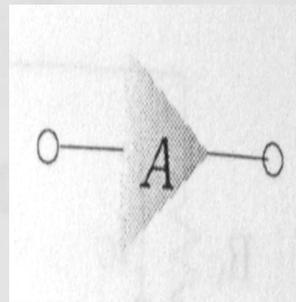
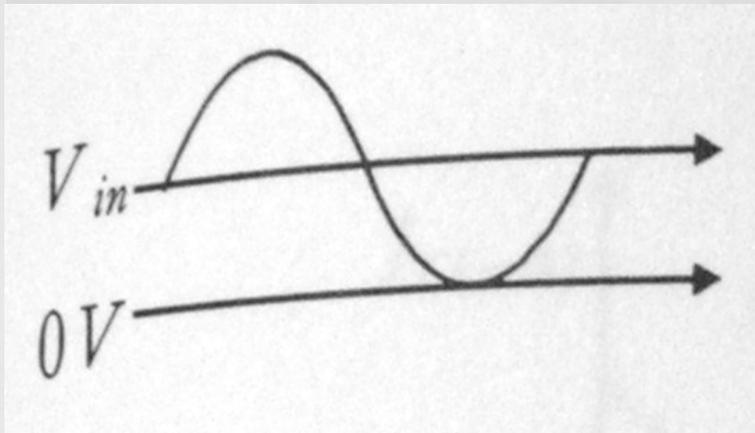
5-6 PNP Circuit

5.1 The DC Operating Point

- 트랜지스터를 동작시키기 위해서는 적절한 바이어스가 필요하다.
- DC BIAS?
직류 동작점 또는 Q점이라 부르는 트랜지스터의 전압(V_{CC}) 전류(I_C)를 일정한 레벨로 정해주는 것이다.

5.1.1 직류 바이어스(DC Bias)

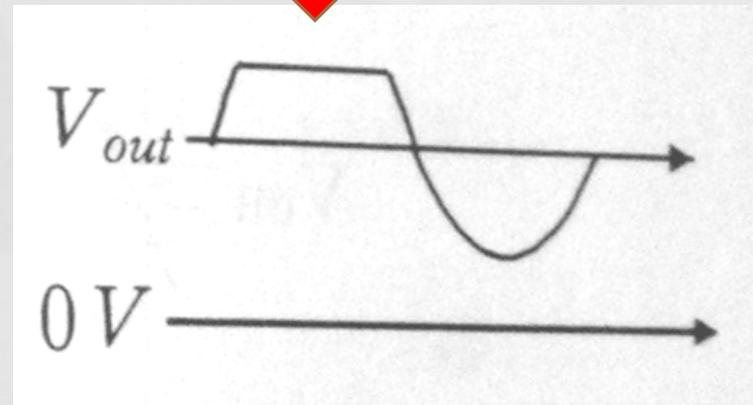
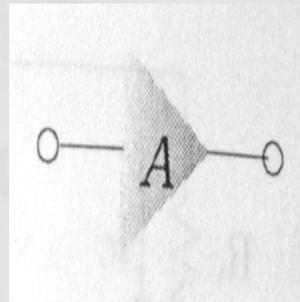
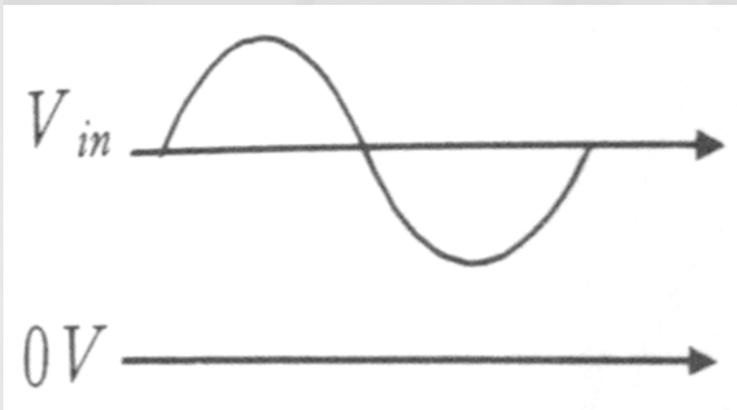
- 그림과 같이 트랜지스터가 증폭기로 동작하기 위해 적절한 동작점을 찾을 필요가 있다.



(a) 선형동작
그림 5-1. 비반전폭기의 동작

5.1.1 직류 바이어스(DC Bias)

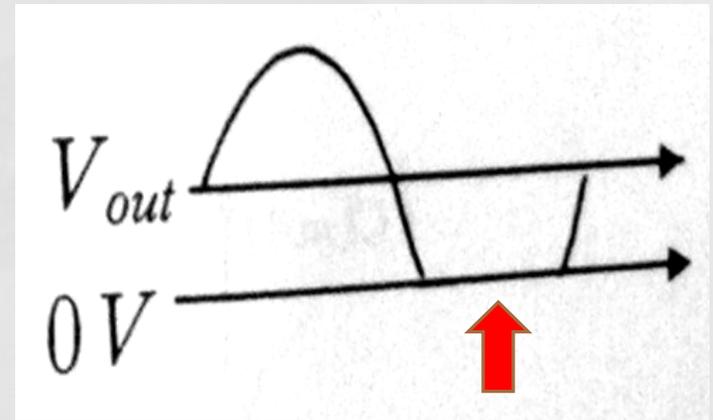
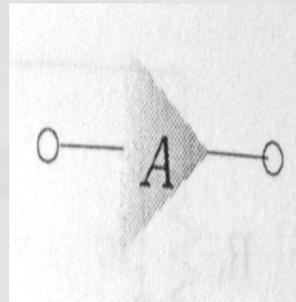
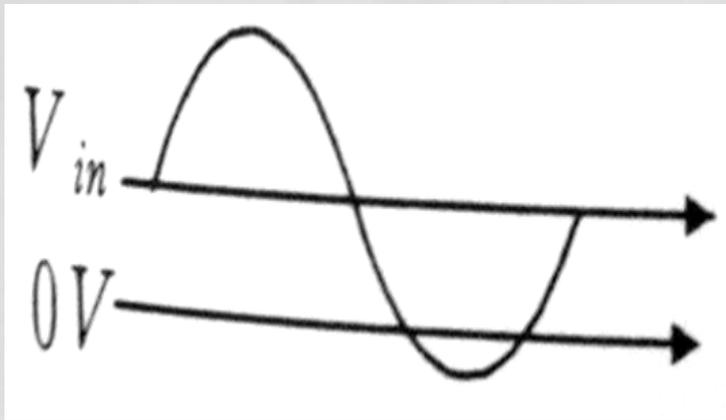
- 그림과 같이 DC 동작점이 너무 포화점과 가까이 있어 출력(+)가 제한되는 모습을 볼 수 있다.



(b) 증폭기가 포화 상태에서 동작
그림 5-1. 비반전폭기의 동작

5.1.1 직류 바이어스(DC Bias)

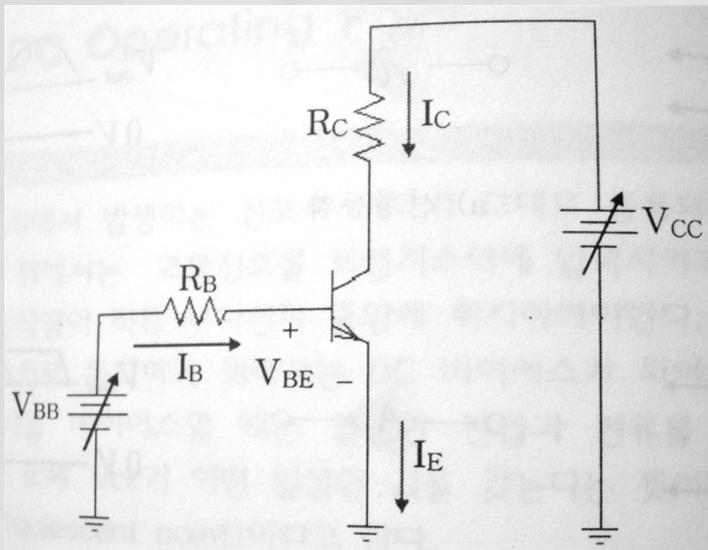
- 그림과 같이 DC 동작점이 너무 차단점과 가까이 있어 출력(-)가 제한되는 모습을 볼 수 있습니다.



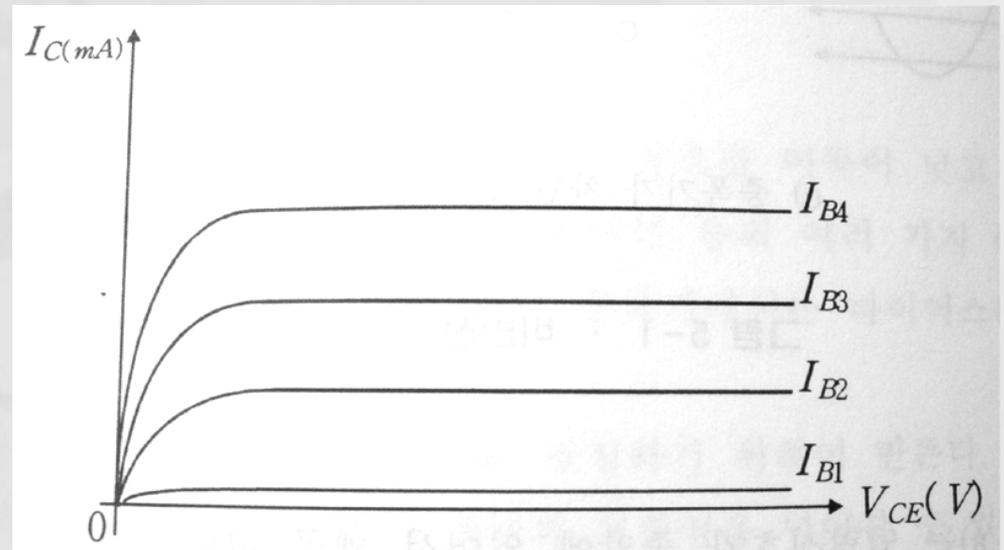
(c) 증폭기가 차단상태에서 동작
그림 5.1 비반전폭기의 동작

5.1.1 직류 바이어스(DC Bias)

- 그림 (a)에 트랜지스터 바이어스 V_{BB} 와 V_{CC} 를 가변시켜 그림 (b)에 V-I 특성곡선을 얻을 수 있다.



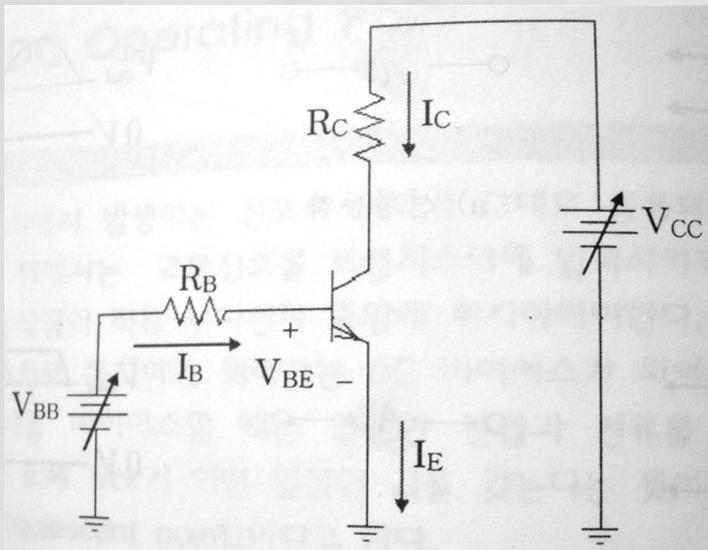
a) 바이어스 회로



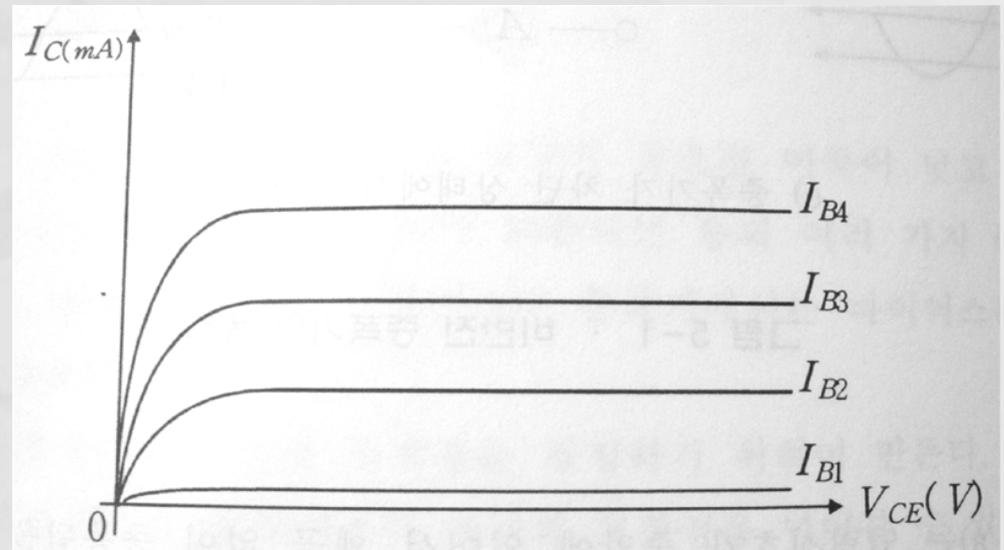
b) V-I 특성곡선

5.1.1 직류 바이어스(DC Bias)

- $I_B = \frac{V_{BB}}{R_B}$ 를 사용해 I_B 가 I_{B1} 이 되도록 V_{BB} 를 조절하게 되면 $I_C = \beta_{DC} I_B$ 이므로 I_C 를 결정할 수 있습니다. $V_{CE} = V_{CC} - I_C R_C$ 이므로 V_{CE} 도 결정할 수 있다.



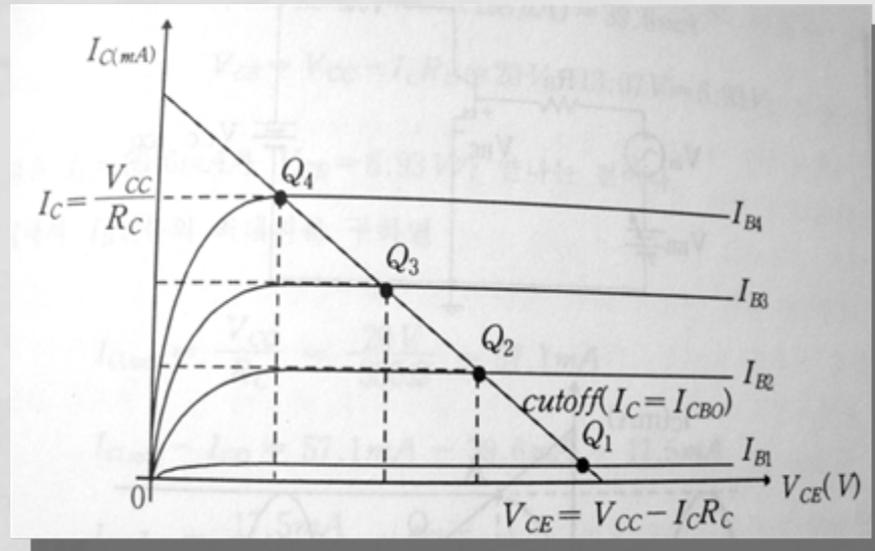
a) 바이어스 회로



b) V-I 특성곡선

5.1.2 직류부하선 (DC Load Line)

- I_B 가 증가하면 I_C 가 증가하고 V_{CE} 는 감소.
- I_B 가 감소하면 I_C 가 감소하고 V_{CE} 는 증가.
- V_{BB} 전압을 조절하면 DC동작점은 각 Q점을 지나는 직류부하선을 따라 움직인다.



5.1.3 선형 동작 (Linear Operation)

- 포화와 차단 사이에 모든 점을 포함하는 부하선상의 영역은 일반적으로 트랜지스터 동작의 선형영역이라 한다.

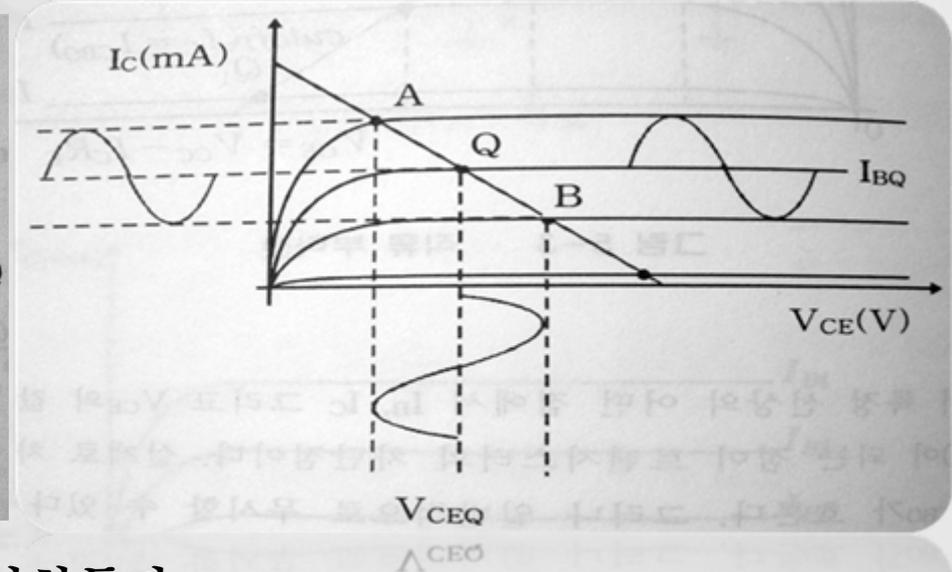
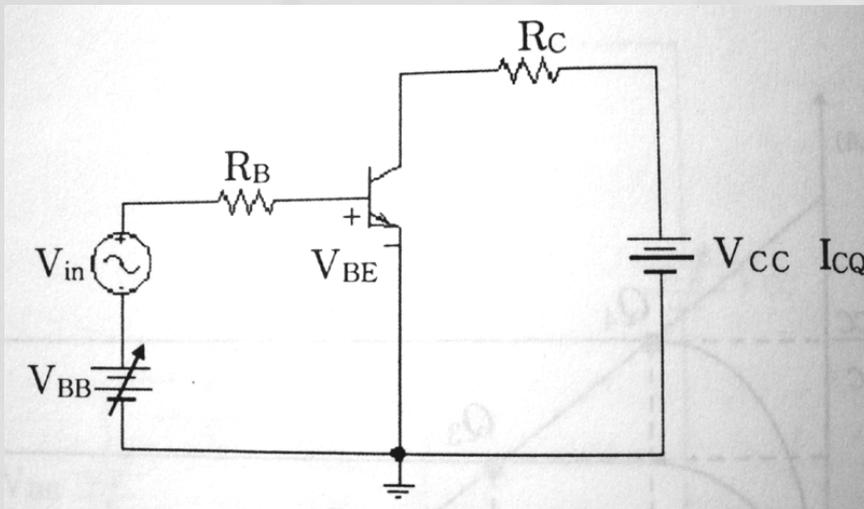
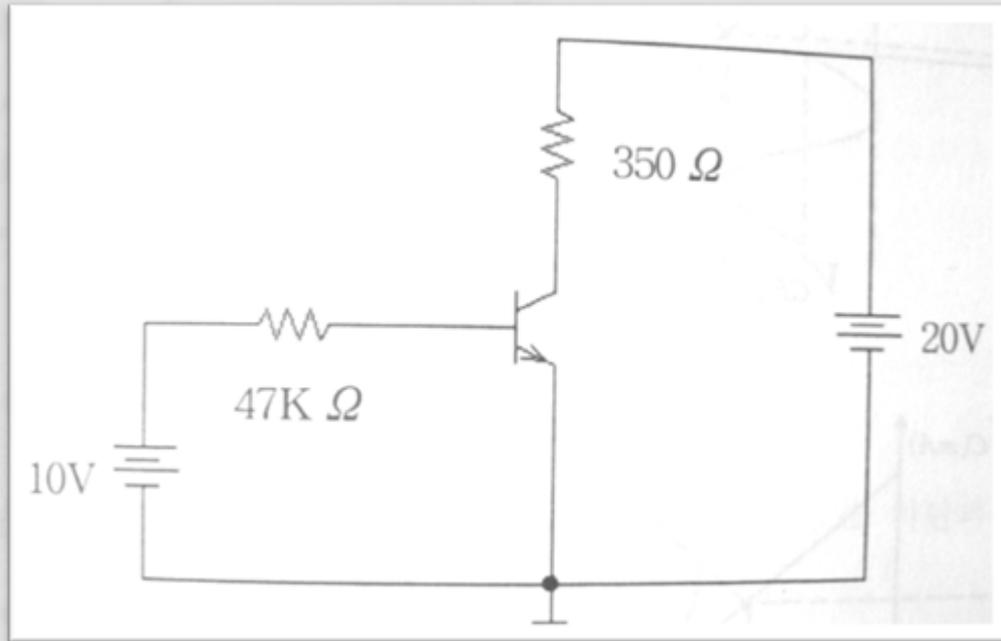


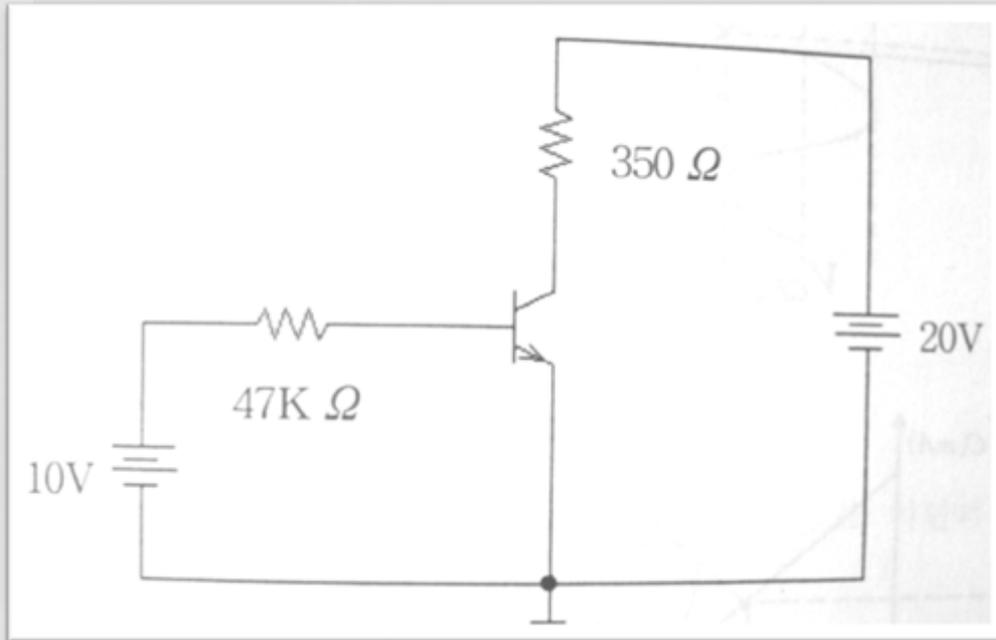
그림 5-4 선형동작

예제 5-1

- 그림 5-5의 Q점을 결정하라. 그리고 선형동작을 하기 위한 베이스 전류의 값과 Q점에서 I_B 전류의 최대값을 구하라. 여기서 $\beta_{DC}=200$ 이다.



예제 5-1

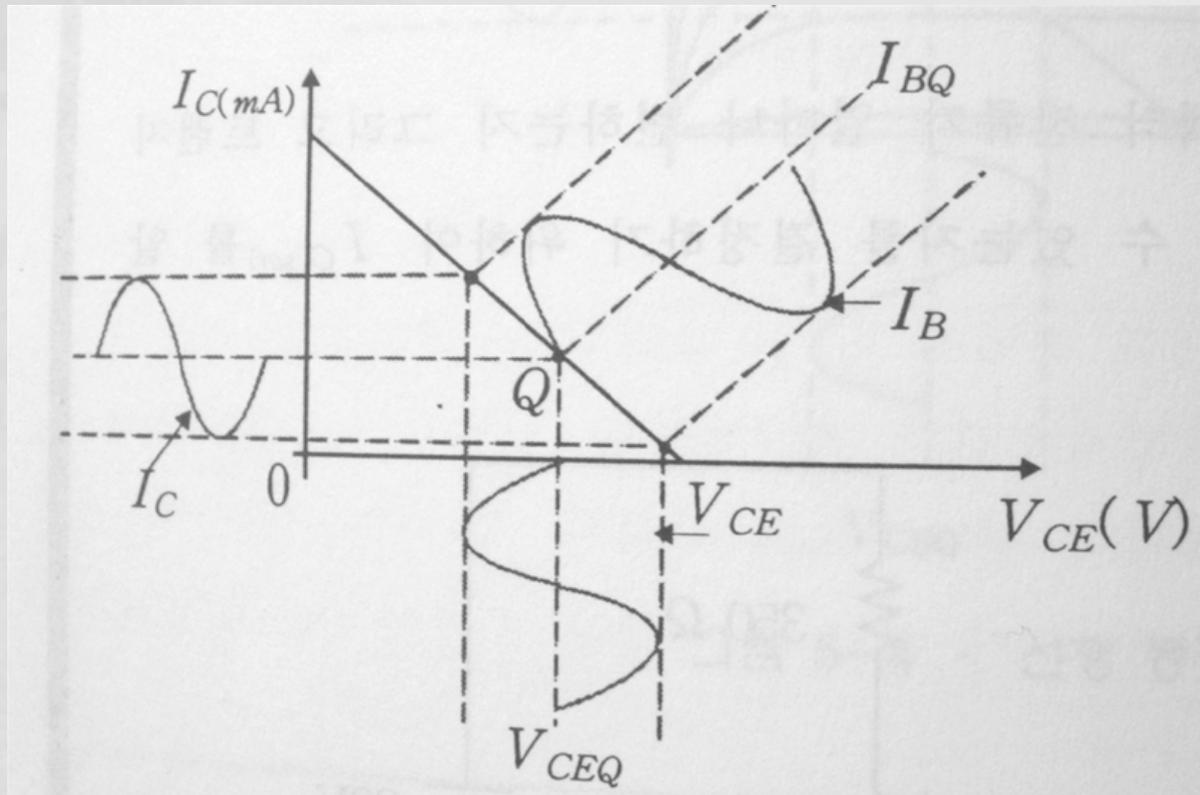


5.1.4 파형의 왜곡(Waveform Distortion)

- 입력신호가 너무 커 Q점 중앙에 위치하지 못하여 입력주기 일부가 포화와 차단영역에서 구동되어 신호가 왜곡되어 출력되는 현상.
- 3가지의 파형의 왜곡 형태가 있다.

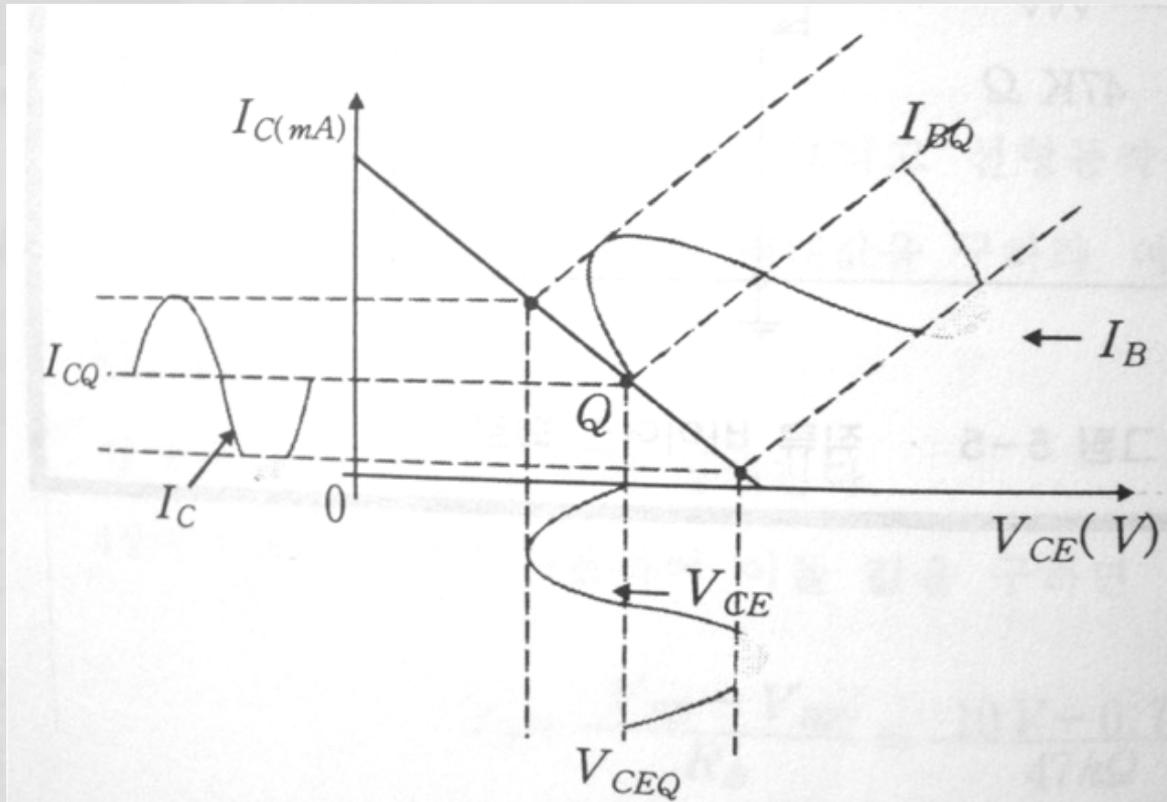
5.1.4 파형의 왜곡(Waveform Distortion)

○ 정상상태 동작



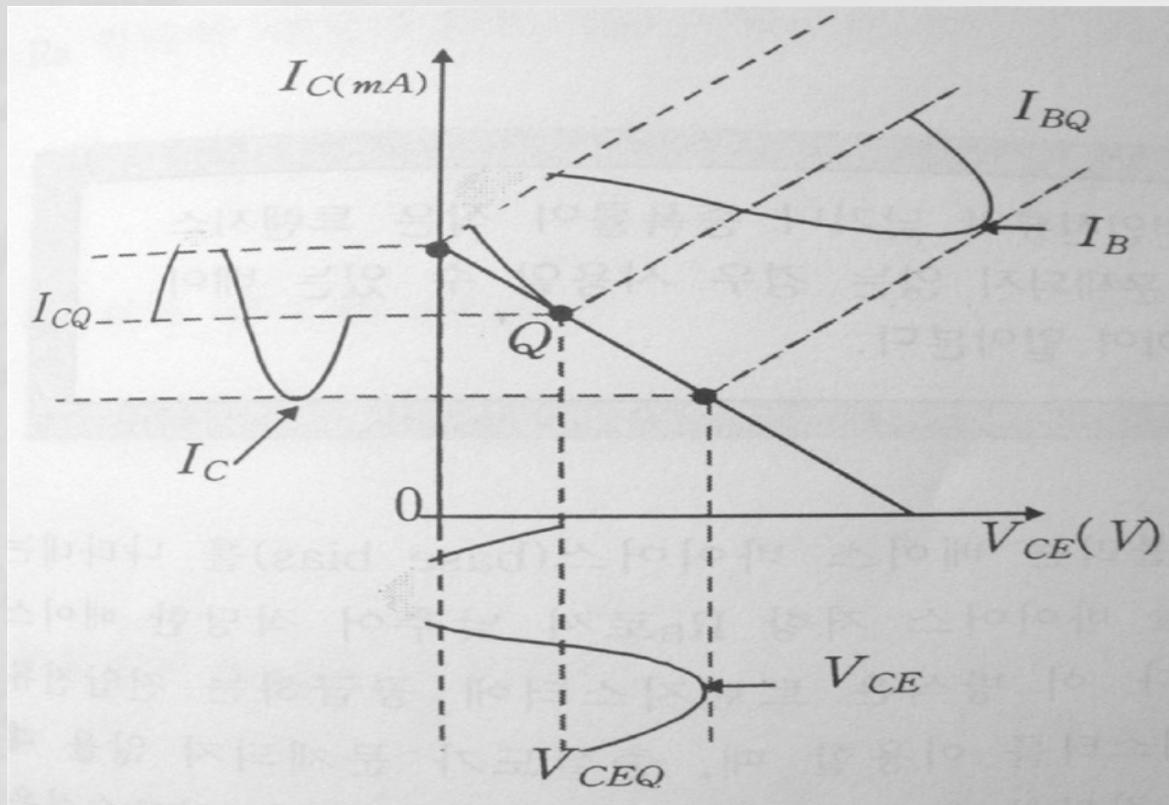
5.1.4 파형의 왜곡(Waveform Distortion)

○ 차단 동작(파형왜곡 형태#1)



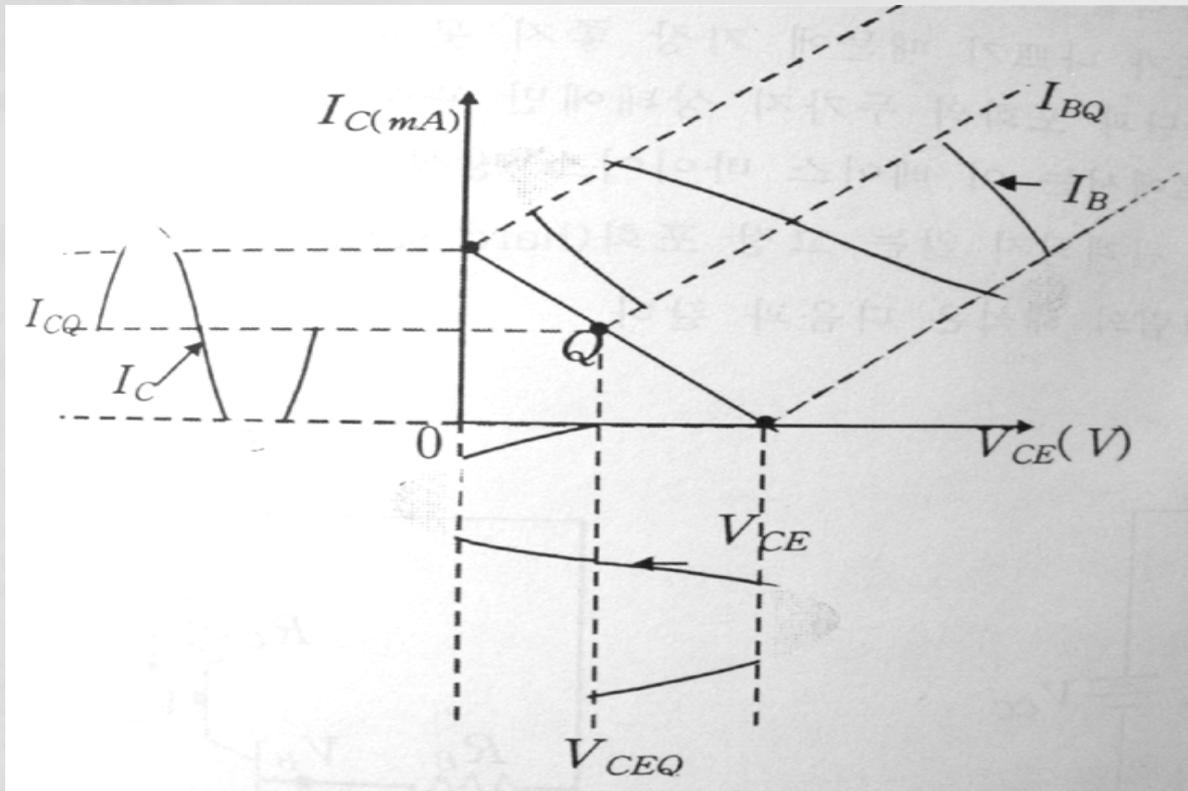
5.1.4 파형의 왜곡(Waveform Distortion)

○ 포화동작(파형왜곡 형태#2)



5.1.4 파형의 왜곡(Waveform Distortion)

○ 차단과 포화 동작(파형왜곡 형태#3)



5.2 Base Bias (베이스 바이어스)

- 트랜지스터에 공급하는 전압과 전류가 낮을 때
 - 증폭률이 작은 트랜지스터를 이용할 때
 - 충실도가 문제되지 않을 때
-
- 선형동작 시 동작점이 불안정
 - 차단과 포화 두가지 상태에서 스위치역할을 하는 스위칭 디지털 회로에 사용.
 - 고정포화(Hard saturation)방식 이용.

5.2 Base Bias (베이스 바이어스)

※ 선형 영역에 대한 해석

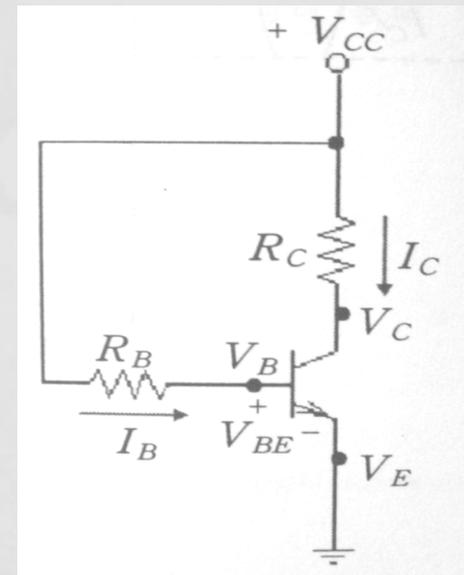
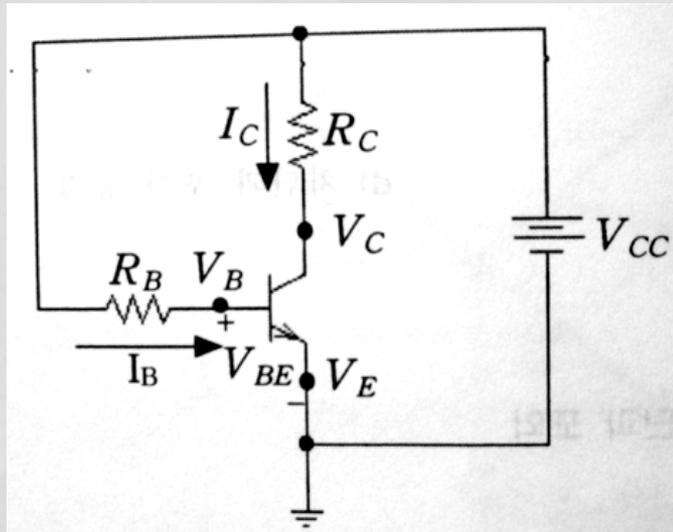
$$I_B = \frac{V_{CC} - V_{BE}}{R_B}$$

$$V_{CC} - I_C R_C - V_{CE} = 0$$

$$V_{CE} = V_{CC} - I_C R_C$$

$$I_C = \beta_{DC} I_B$$

$$I_C = \beta_{DC} \frac{V_{CC} - V_{BE}}{R_B}$$

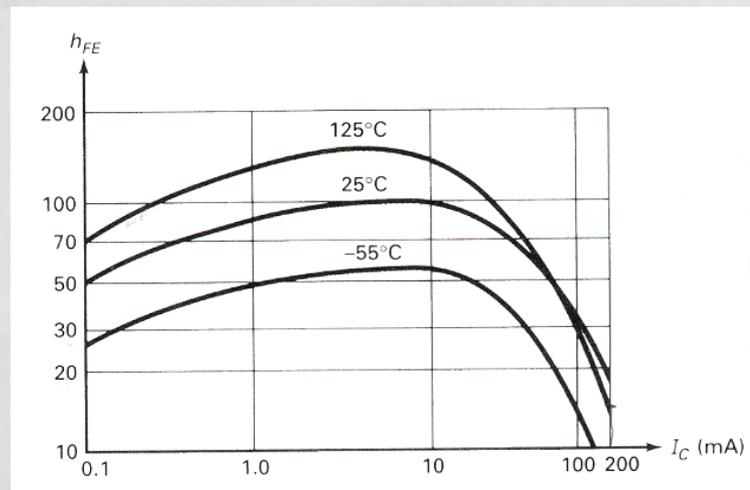


5.2.1 베이스 바이어스의 안정도

(1) Q점에서 β_{DC} 의 영향

(Effect of β_{DC} on the Q-Point)

- I_C 가 β_{DC} 에 의존.
- β_{DC} 는 온도와 컬렉터 전류에 따라 변함.
- 트랜지스터를 대치하거나 온도가 변할경우 β_{DC} 가 변화되어 왜곡된 출력 발생.

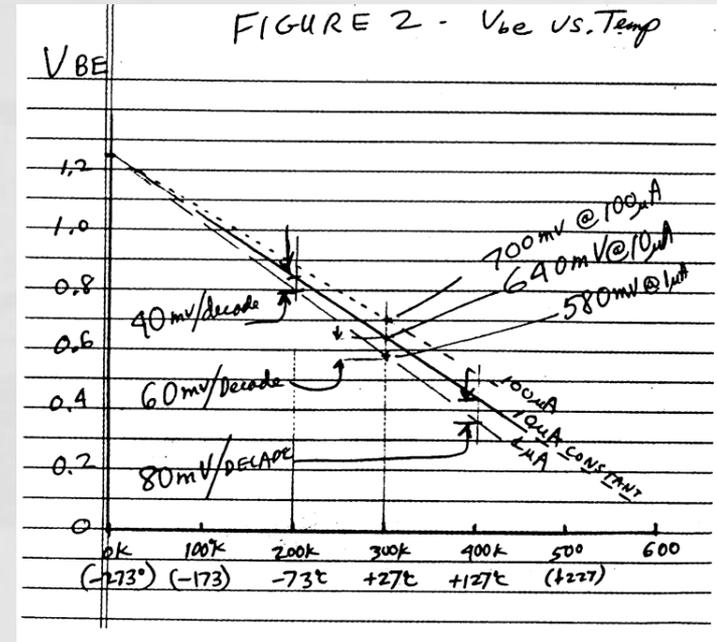


5.2.1 베이스 바이어스의 안정도

(2) V_{BE} 의 변화에 의한 영향 (Effect of V_{BE})

- 전압 V_{BE} 는 온도 증가시 감소.

$$I_B = \frac{V_{CC} - V_{BE}}{R_B}$$



- V_{CC} 가 V_{BE} 보다 10배 이상 크다면 무시 할 수 있다.

5.2.1 베이스 바이어스의 안정도

(3) 역방향 누설전류 I_{CBO} 에 의한 영향

(Effect of Leakage Current I_{CBO})

- I_{CBO} 는 베이스 전류를 감소시키는 영향
- R_B 양단의 전압강하를 만들어 더 큰 베이스 바이어스 전압이 필요함.
- I_{CBO} 는 보통 100nA 이하로 $V_{BB} \gg I_{CBO}R_B$ 라면 바이어스 영향 무시 할 수 있음.

포화상태 식별방법 (1)

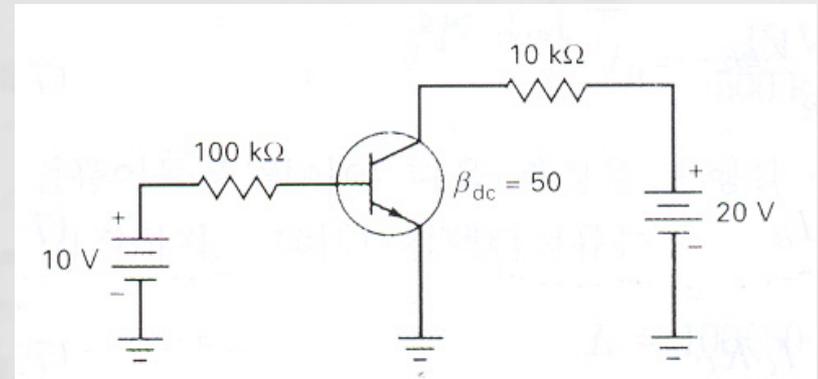
- 포화영역 Check 방법
- 가정 : 활성영역 동작

- 전류 I_C check 법 -

$$I_{C(sat)} = \frac{20V}{10k} = 2mA$$

$$I_B = \frac{10V}{100k} = 0.1mA$$

$$I_C = (50) \cdot (0.1mA) = 5mA$$



비교에서 $I_C < I_{C(SAT)}$

→ 활성영역에서 동작 안함

→ 포화영역에서 동작

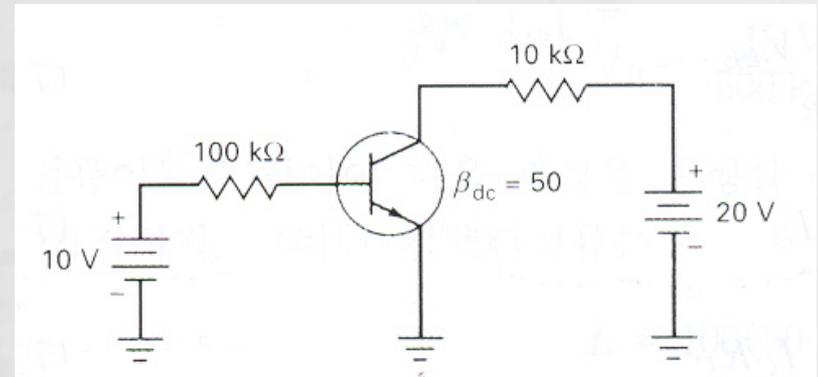
포화상태 식별방법 (2)

- 포화영역 Check 방법
- <포화전류-컬렉터 전압 계산>

▪ V_{CE} check 법

$$I_C = (50) \cdot (0.1mA) = 5mA$$

$$V_{CE} = 20V - (10k) \cdot (5mA) = -30V$$



(불가능) \therefore 활성영역에서 동작 안 함

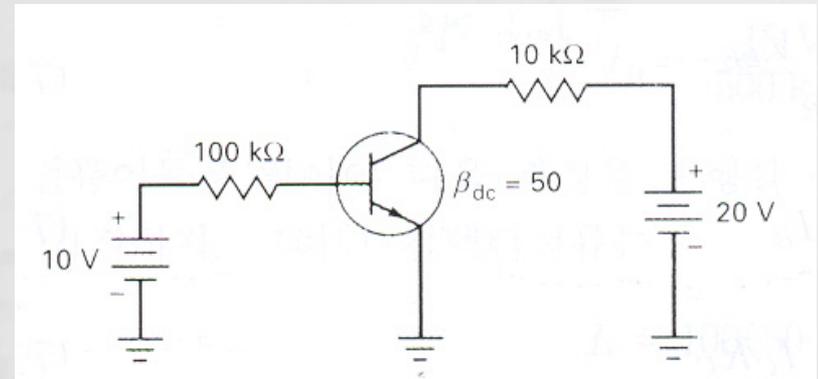
활성영역에서 V_{CE} 는 0V이하가 될 수 없다.

포화상태 식별방법 (3)

- 포화영역 Check 방법

- Current gain check 법

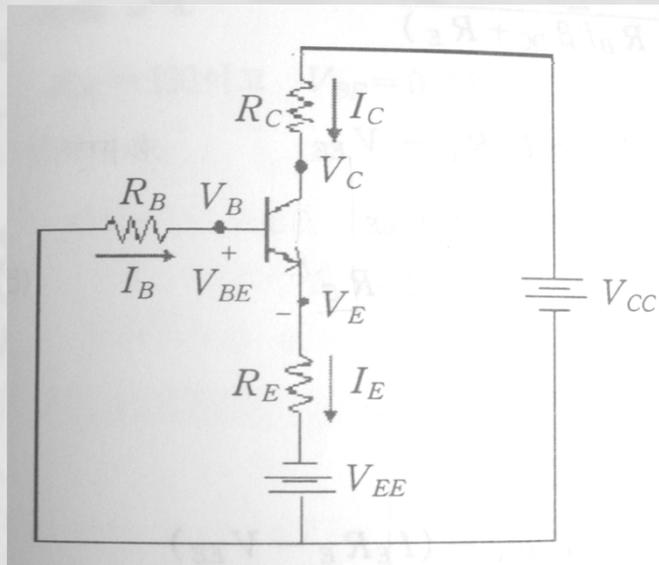
$$\beta_{dc(sat)} = \frac{I_{C(sat)}}{I_B} = \frac{2mA}{0.1mA} = 20$$



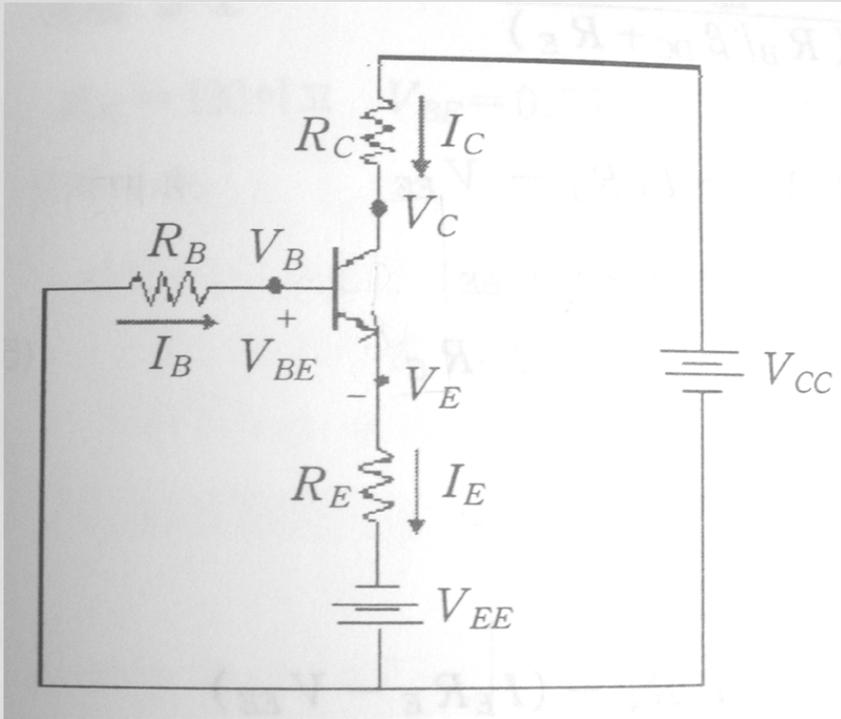
(전류이득이 원래 β_{DC} 보다 작으면 포화영역에서 동작)

5.3 Emitter Bias(이미터 바이어스)

- 이미터 바이어스 회로는 (+)와 (-) 전압을 따로 사용한다.
- V_{EE} 는 베이스 -이미터 사이를 순방향 바이어스



5.3 Emitter Bias 해석



$$V_{EE} - I_B R_B - V_{BE} - I_E R_E = 0$$

$$V_{EE} = I_B R_B + V_{BE} + I_E R_E$$

$$I_E = I_C + I_B$$

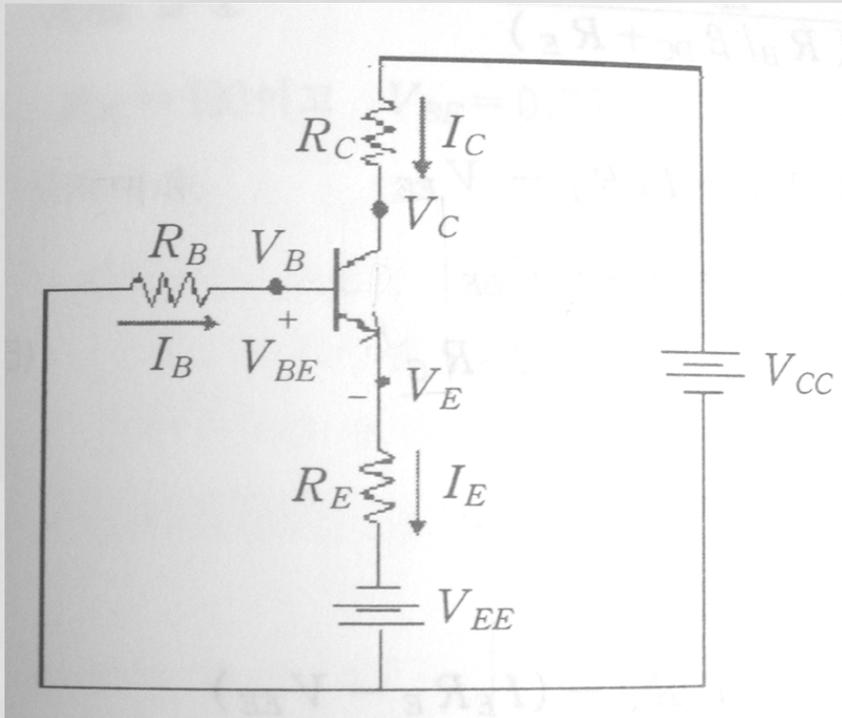
$$I_B \ll I_C$$

$$I_C \cong I_E$$

$$\beta_{DC} = \frac{I_C}{I_B}$$

$$I_C = \beta_{DC} I_B, I_B = \frac{I_C}{\beta_{DC}}$$

5.3 Emitter Bias 해석



$$I_C \cong I_E$$

$$I_C = \beta_{DC} I_B, I_B = \frac{I_C}{\beta_{DC}}$$

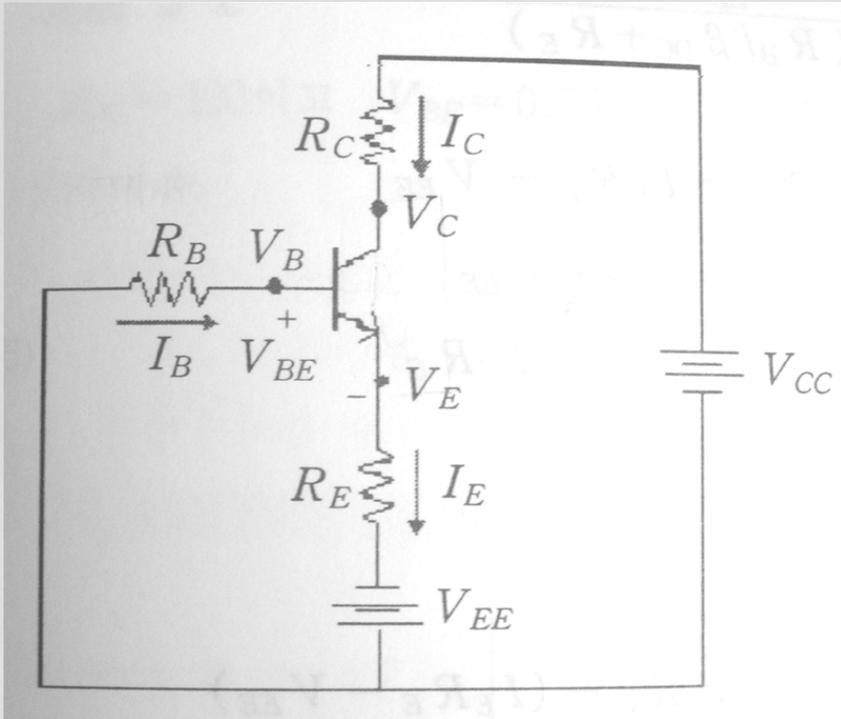
$$V_{EE} = I_B R_B + V_{BE} + I_E R_E$$

$$\left(\frac{I_E}{\beta_{DC}} \right) R_B + V_{BE} + I_E R_E = V_{EE}$$

$$\left(\frac{R_B}{\beta_{DC}} + R_E \right) I_E + V_{BE} = V_{EE}$$

$$I_E = \frac{V_{EE} - V_{BE}}{\left(R_B / \beta_{DC} + R_E \right)} \quad I_C \cong \frac{V_{EE} - V_{BE}}{\left(R_B / \beta_{DC} + R_E \right)}$$

5.3 Emitter Bias 해석



이미터 전압 :

$$V_E = I_E R_E - V_{EE}$$

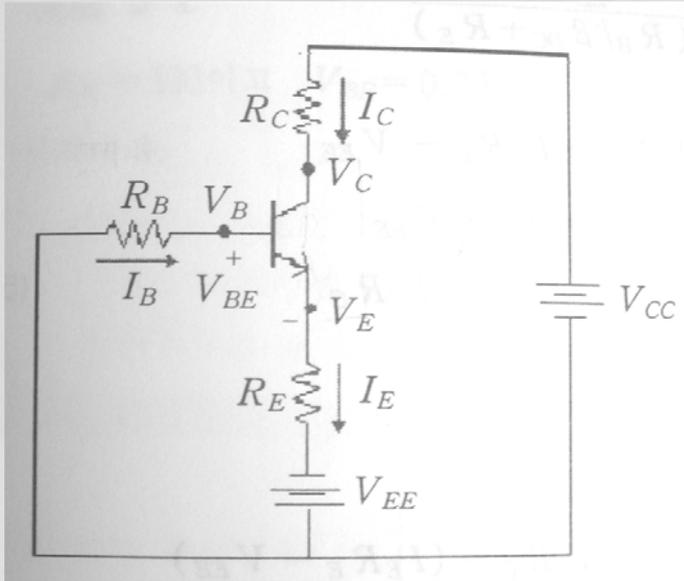
베이스 전압 :

$$V_B = V_E + V_{BE}$$

컬렉터 전압 :

$$V_C = V_{CC} - I_C R_C$$

5.3 Emitter Bias 해석



- V_{CE} 를 구하면

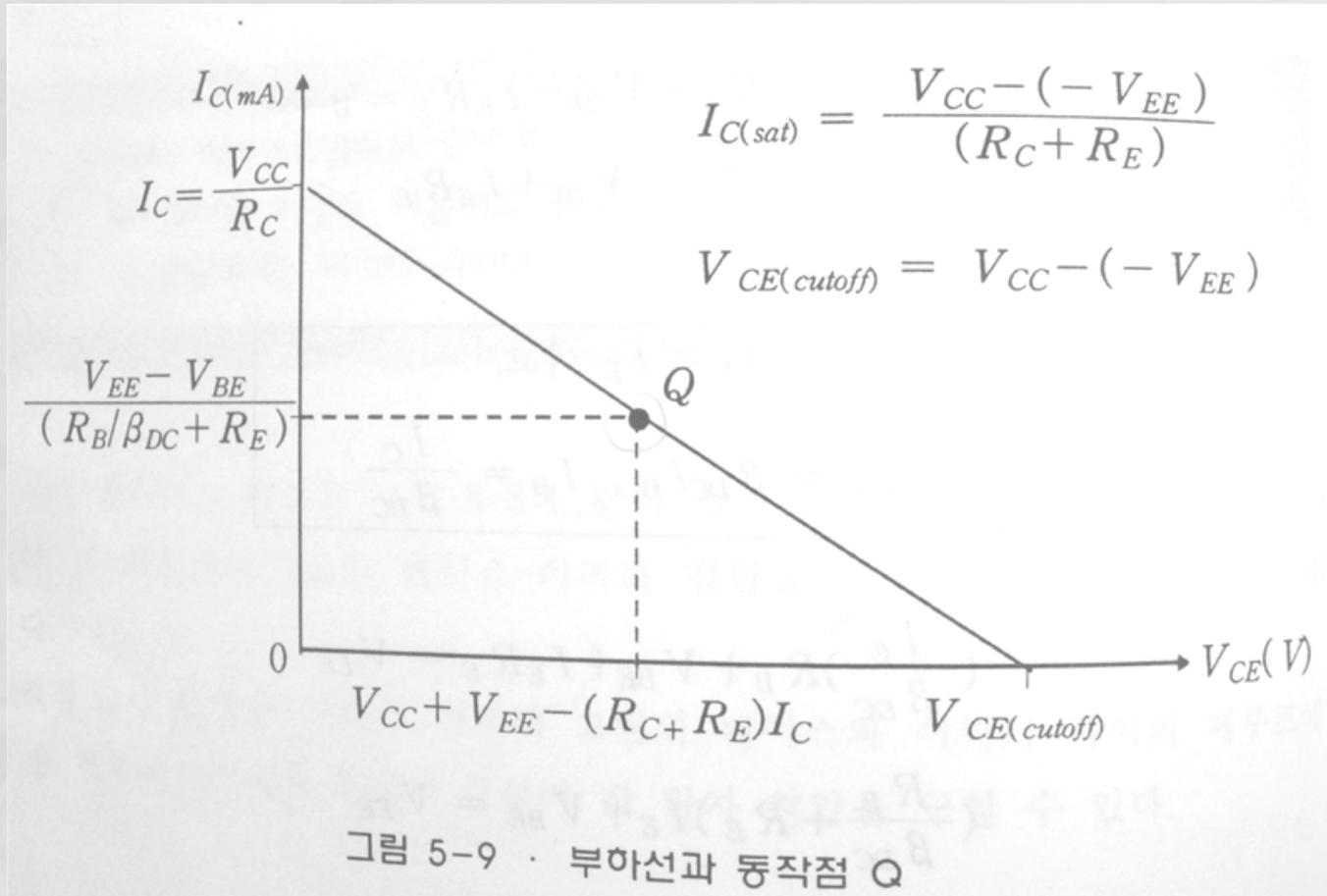
$$V_{CE} = V_C - V_E$$

$$V_{CE} = V_{CC} - I_C R_C - (I_E R_E - V_{EE})$$

$$V_{CE} = V_{CC} - I_C R_C - I_C R_E + V_{EE}$$

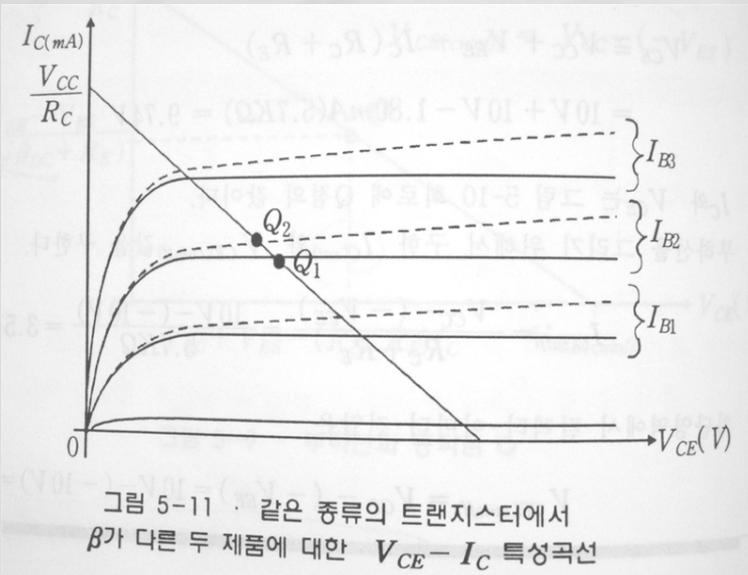
$$V_{CE} = V_{CC} + V_{EE} - I_C (R_C + R_E)$$

5.3 Emitter Bias 해석



5.3.1 이미터 바이어스 안정도

● I_E 공식에서 이미터 바이어스는 온도와 전류에 따라 변하는 V_{BE} 와 β_{DC} 에 따라 변한다.



- 동작점 Q를 안정하게 유지하는 방법

$$I_E = \frac{V_{EE} - V_{BE}}{(R_B / \beta_{DC} + R_E)}$$

$R_E \gg \frac{R_B}{\beta_{DC}}$ 이면

$$I_E = \frac{V_{EE} - V_{BE}}{R_E}$$

$V_{EE} \gg V_{BE}$ 이면

$$I_E = \frac{V_{EE}}{R_E}$$

- I_E 가 β_{DC} 와 V_{BE} 에 무관하다.
- Q점은 이 변수들에 영향을 받지 않는다.

5.4 Voltage-Divider Bias(전압분배 바이어스)

- 선형회로에 가장 널리 사용되는 바이어스회로.
- 베이스회로가 저항 R_1 과 R_2 로 구성된 저항전압 분배기로 되어있다.
- A점에 전류는 R_2 로 흐르는 전류와 베이스-이미터 간에 흐르는 전류가 있다.

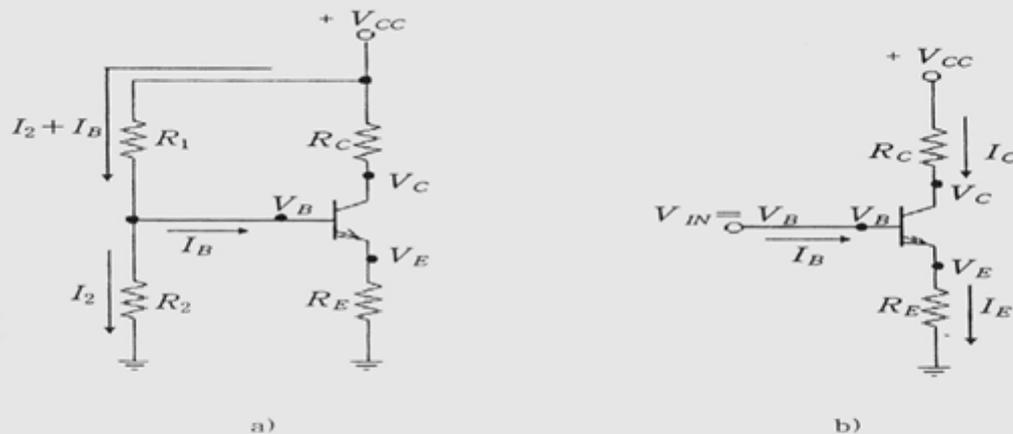


그림 5-12 · 전압분배 바이어스 회로

5.4.1 Voltage-Divider (전압 분배기)

- $I_2 \gg I_B$ 가 아니라면 베이스 입력저항 $R_{IN(BASE)}$ 를 고려해야 한다.
- $R_{IN(BASE)}$ 와 R_2 는 병렬로 나타낸다.

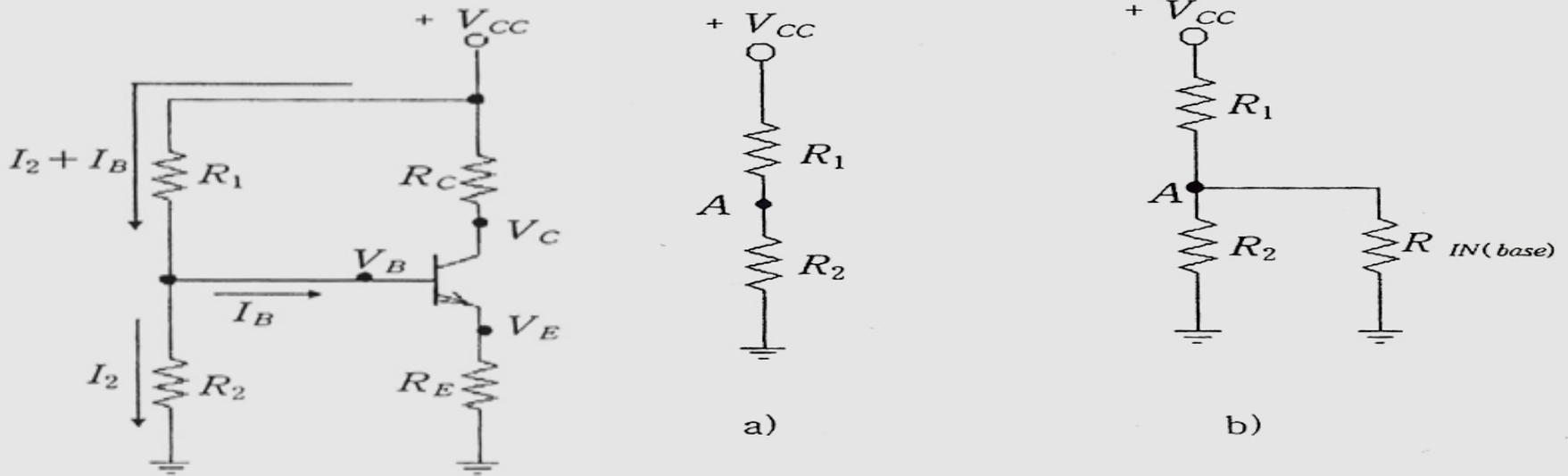
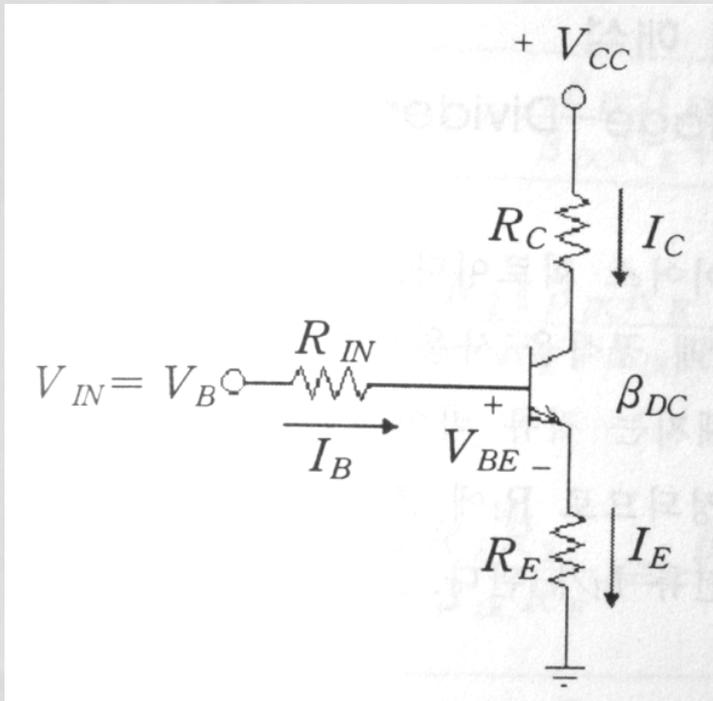


그림 5-13 · 전압 분배기

5.4.2 Input Resistance (입력저항)

- V_{IN} 이 베이스에 인가되고 I_{IN} 이 베이스에 흐르는 전류일때 $R_{IN(BASE)}$ 를 구한다.



$$R_{IN(BASE)} = \frac{V_{IN}}{I_{IN}}$$

$$V_{IN} = V_B = V_{BE} + I_E R_E$$

$$V_{BE} \ll I_E R_E \text{ 이고, } I_E \cong I_C = \beta_{DC} I_B$$

$$V_{IN} \cong I_E R_E \cong \beta_{DC} I_B R_E$$

$$I_{IN} = I_B$$

입력저항 R_{IN}

$$R_{IN(BASE)} = \frac{V_{IN}}{I_{IN}} \cong \beta_{DC} R_E$$

$$R_{IN(BASE)} = \beta_{DC} R_E$$

5.4.3 전압분배 바이어스의 해석 (Analysis of a voltage-Divider Bias Circuit)

<간단한 해석방법>

1. 전압분배기로부터 베이스전압 V_{BB} 를 계산한다.
2. 이미터전압을 구하기 위해 $0.7V$ (Ge경우는 $0.3V$)를 뺀다.
3. 이미터전류를 구하기 위해 이미터전압을 이미터저항으로 나눈다.
4. 컬렉터전류는 대략 이미터전류와 같다고 가정한다.
5. 컬렉터 전원전압에서 컬렉터저항 양단전압을 빼줌으로써 컬렉터전압(V_C)를 계산한다.
6. 컬렉터전압에서 이미터전압을 빼줌으로써 컬렉터와 이미터 사이의 전압(V_{CE})를 계산한다.

5.4.3 전압분배 바이어스의 해석 (Analysis of a voltage-Divider Bias Circuit)

<수식으로 표현>

$$V_{BB} = \frac{R_2}{R_1 + R_2} V_{CC}$$

$$V_E = V_{BB} - V_{BE}$$

$$I_E = \frac{V_E}{R_E}$$

$$I_C \approx I_E$$

$$V_C = V_{CC} - I_C R_C$$

$$V_{CE} = V_C - V_E$$

<간단한 해석방법>

1. 전압분배기로부터 베이스전압 V_{BB} 를 계산한다.
2. 이미터전압을 구하기 위해 $0.7V$ (Ge경우는 $0.3V$)를 뺀다.
3. 이미터전류를 구하기 위해 이미터전압을 이미터저항으로 나눈다.
4. 컬렉터전류는 대략 이미터전류와 같다고 가정한다.
5. 컬렉터 전원전압에서 컬렉터저항 양단전압을 빼줌으로써 컬렉터전압(V_C)를 계산한다.
6. 컬렉터전압에서 이미터전압을 빼줌으로써 컬렉터와 이미터 사이의 전압(V_{CE})를 계산한다.

5.4.3 전압분배 바이어스의 해석 (Analysis of a voltage-Divider Bias Circuit)

<정확한 해석방법>

$$V_B = V_{IN(BASE)}$$

$$I_B = I_{IN(BASE)}$$

$$R_{IN(BASE)} \cong \beta_{DC} R_E$$

$$R_2 \parallel \beta_{DC} R_E = \frac{\beta_{DC} R_E R_2}{\beta_{DC} R_E + R_2}$$

$$V_B = \left(\frac{R_2 \parallel \beta_{DC} R_E}{R_1 + R_2 \parallel \beta_{DC} R_E} \right) V_{CC}$$

컬렉터전압 V_C 를 구하기위하여 I_C 를 구한다.

$$I_C \cong I_E$$

$$I_E = \frac{V_E}{R_E} = \frac{V_B - V_{BE}}{R_E}$$

$$I_C \cong \frac{V_B - V_{BE}}{R_E}$$

$$V_C = V_{CC} - I_C R_C$$

동작점 Q 의 값 V_{CE} 를 구한다.

$$V_{CE} = V_C - V_E$$

$$V_{CE} = V_{CC} - I_C R_C - I_E R_E$$

$$V_{CE} \cong V_{CC} - I_C R_C - I_C R_E$$

$$V_{CE} \cong V_{CC} - I_C (R_C + R_E)$$

$\beta_{DC} R_E \gg R_2$ 이면

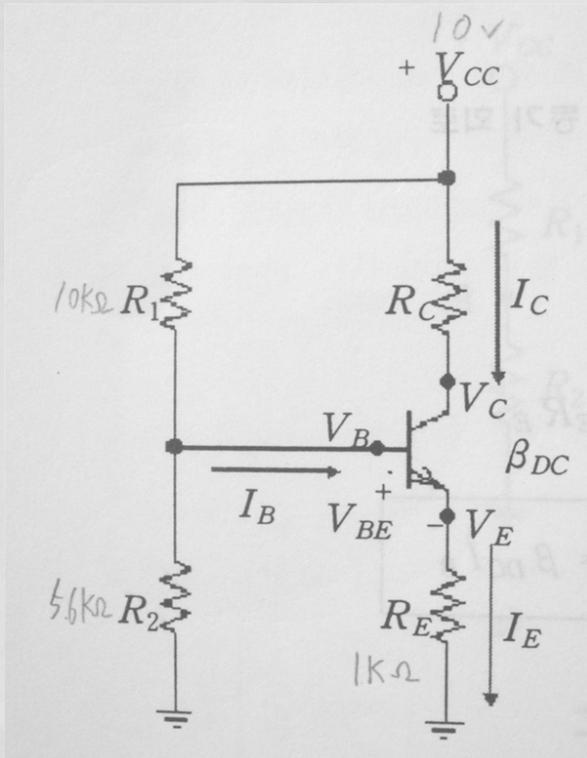
$$R_2 \parallel \beta_{DC} R_E = \frac{\beta_{DC} R_E R_2}{\beta_{DC} R_E + R_2} \cong \frac{\beta_{DC} R_E R_2}{\beta_{DC} R_E} \cong R_2$$

$$V_B \cong \left(\frac{R_2}{R_1 + R_2} \right) V_{CC}$$

$$V_E = V_B - V_{BE} = I_E R_E$$

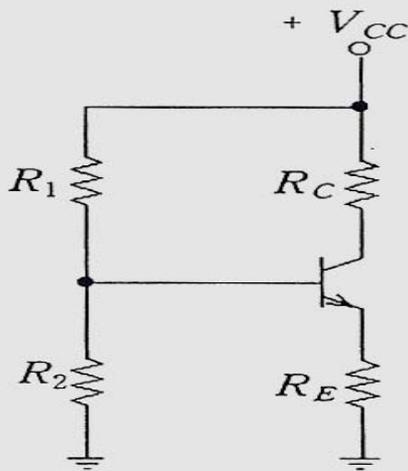
5.4.3 전압분배 바이어스 예제 5-3

- 그림 5-15 $R_1=10K\Omega$, $R_2=5.6K\Omega$, $R_E=560\Omega$, $R_C=1K\Omega$
 $V_{CC}=10V$ 일때 I_C 와 V_{CE} 를 구하여라. 여기서 $\beta_{DC}=100$ 이다.

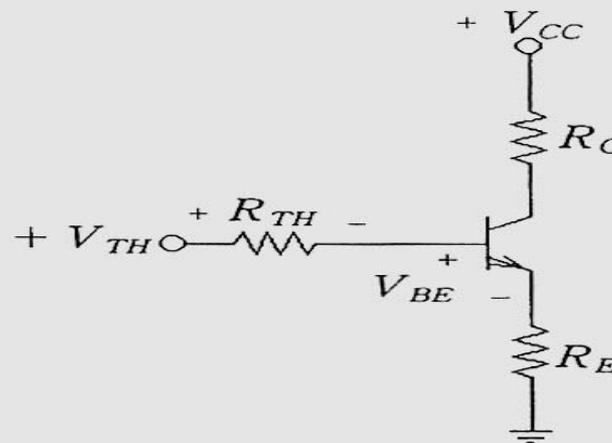


5.4.4 안정된 전압 분배기 (Stability of voltage-Divider Bias)

- 회로가 얼마나 잘 설계되었는가 하는 것은 곧 전압분배기의 안정성을 말하는 것이다.



a) 전압 분배 회로

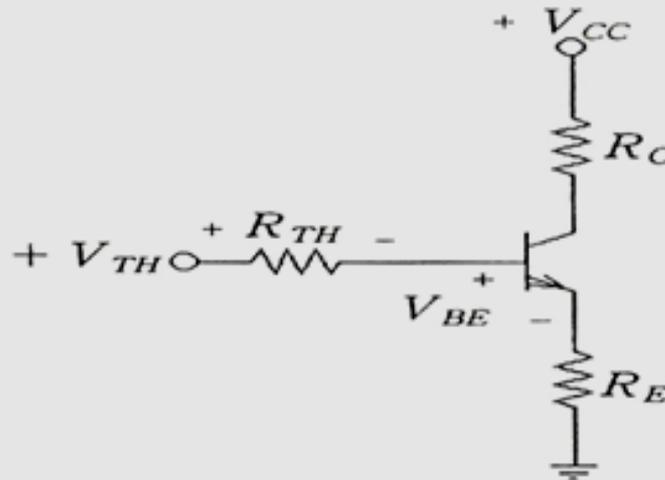
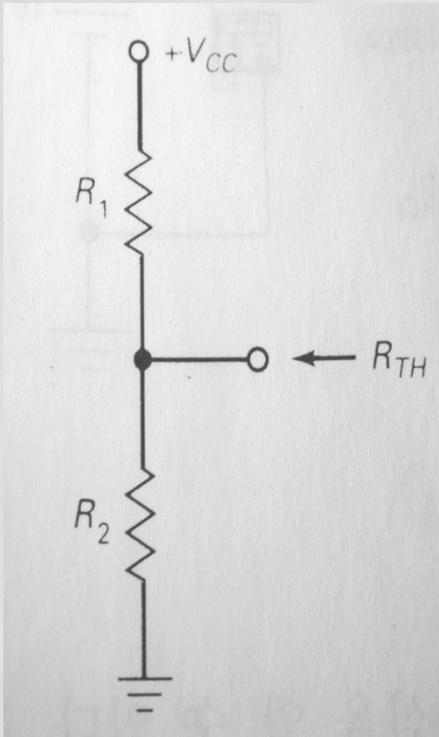


b) 테브난 등가 회로

그림 5-16 · 안정된 전압 분배기

5.4.4 안정된 전압 분배기 (Stability of voltage-Divider Bias)

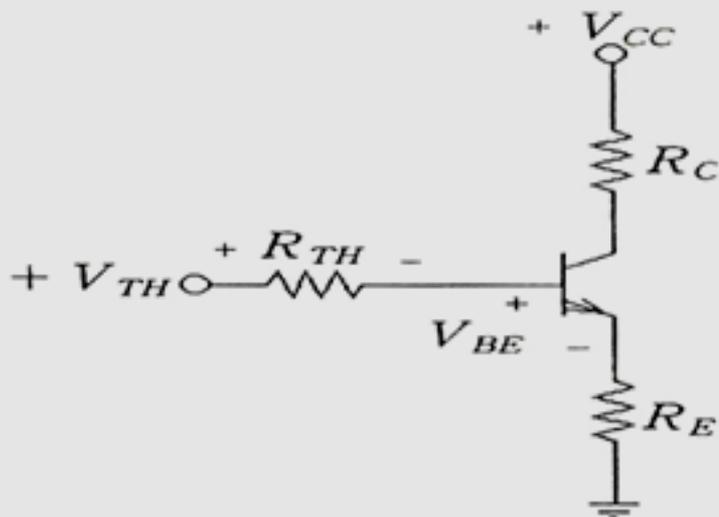
- 다음과 같이 테브닌 등가 저항 R_{TH} 와 R_2 에 걸리는 테브닌 전압 V_{TH} 를 구할 수 있다.



$$R_{TH} = R_1 \parallel R_2 = \frac{R_1 R_2}{R_1 + R_2}$$
$$V_{TH} = \left(\frac{R_2}{R_1 + R_2} \right) V_{CC}$$

5.4.4 안정된 전압 분배기 (Stability of voltage-Divider Bias)

- 등가 베이스-이미터 루프에 KVL을 적용.
- 이미터에 흐르는 전류 I_E 를 구하고, 이미터 전류 I_E 가 β_{DC} 에 무관함을 보일수 있다.



$$V_{TH} - I_B R_{TH} - V_{BE} - I_E R_E = 0$$

$$V_{TH} = I_B R_{TH} + V_{BE} + I_E R_E$$

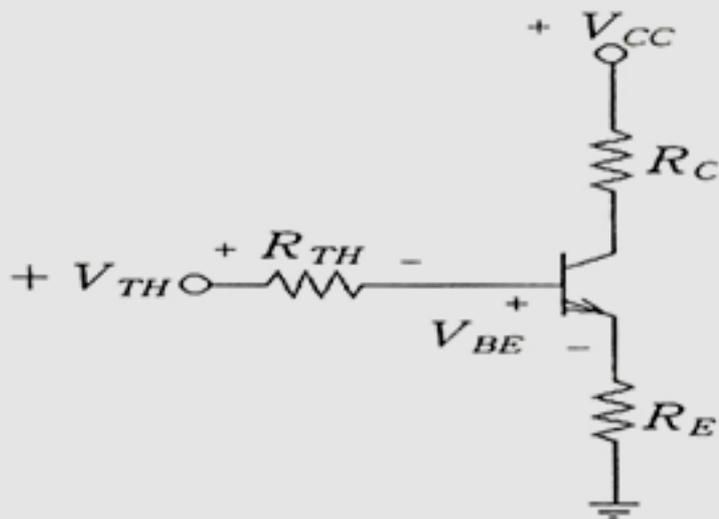
$$I_C = \beta_{DC} I_B$$

$$I_C \cong I_E$$

$$I_B = \frac{I_E}{\beta_{DC}}$$

5.4.4 안정된 전압 분배기 (Stability of voltage-Divider Bias)

- 등가 베이스-이미터 루프에 KVL을 적용.
- 이미터에 흐르는 전류 I_E 를 구하고, 이미터 전류 I_E 가 β_{DC} 에 무관함을 보일수 있다.



$$V_{TH} = \left(\frac{I_E}{\beta_{DC}}\right)R_{TH} + V_{BE} + I_ER_E$$

$$V_{TH} = I_E\left(\frac{R_{TH}}{\beta_{DC}} + R_E\right) + V_{BE}$$

$$I_E = \frac{V_{TH} - V_{BE}}{\left(\frac{R_{TH}}{\beta_{DC} + 1} + R_E\right)}$$

5.4.4 안정된 전압 분배기 (Stability of voltage-Divider Bias)

- 다음 식에서 I_E 는 β_{DC} 와 무관함을 알 수 있다.

$$R_E \gg R_{TH} / \beta_{DC}$$

$$I_E = \frac{V_{TH} - V_{BE}}{R_E}$$

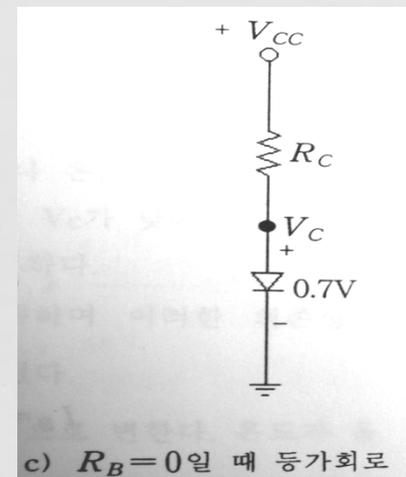
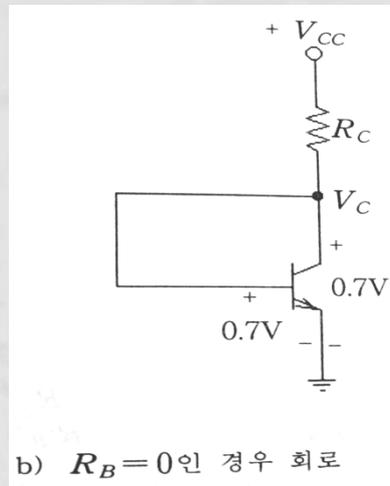
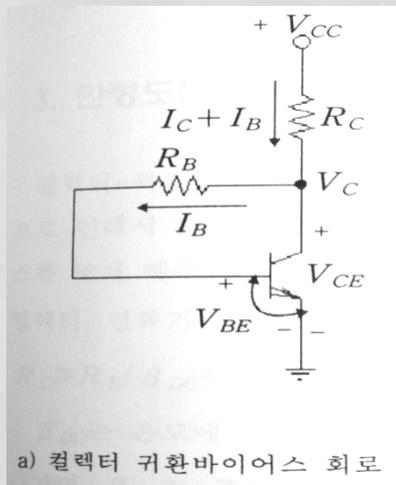
$$I_E = \frac{V_{TH} - V_{BE}}{\left(\frac{R_{TH}}{\beta_{DC} + 1} \right)}$$

- 안정된 전압 분배기가 되기 위해 다음 관계가 성립 되어야 한다.

$$\frac{R_{TH}}{\beta_{DC}} = 0.1 R_E$$

5.5 Collector-Feedback Bias (컬렉터-귀환 바이어스)

- 자기 바이어스(self bias)라고도 함.
- β_{DC} 의 변화에 따른 영향을 줄임으로써 비교적 안정한 Q점을 만드는 부귀환 회로로 구성이 간단하다.
- 베이스 바이어스와 다른점은 온도변화와 β_{DC} 의 변화에 영향이 적다.

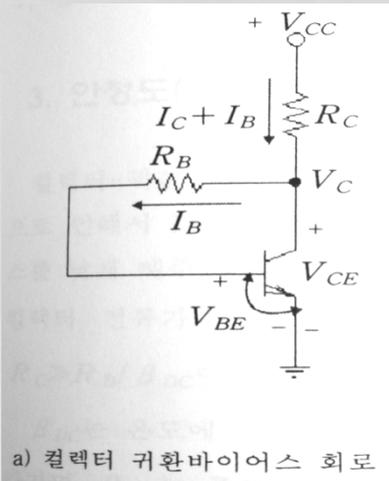


5.5.1 귀환작용(Feedback Operation)

- 컬렉터전류의 변화를 없애주기 위해 베이스로 전압귀환.
- 부귀환은 Q점을 안정시키려는 보상(offsetting)효과.
- 온도상승 $\rightarrow \beta_{DC}$ 의 증가 $\rightarrow I_C$ 가 증가 $\rightarrow R_C$ 양단의 전압강하 상승 $\rightarrow V_C$ 감소 $\rightarrow R_B$ 양단 전압강하 감소 $\rightarrow I_B$ 감소 $\rightarrow I_C$ 감소 $\rightarrow R_C$ 양단 전압강하 감소
- 결국 V_C 의 감소를 상쇄하게 되어 온도 변화에 Q점의 이동을 자동적으로 회복할수 있음.

5.5.2 컬렉터 귀환해석 (Analysis of Collector Feedback)

- 동작점 Q의 값 I_C 와 V_{CE} 를 구하기 위해 옴의법칙을 이용하여 I_B 와 V_C 를 구한다.



$$V_C = V_{CC} - (I_C + I_B)R_C$$

$$I_C \gg I_B$$

$$V_C \cong V_{CC} - I_C R_C$$

$$I_B = \frac{V_{CC} - V_{BE}}{R_B}$$

$$I_B = \frac{I_C}{\beta_{DC}}$$

$$I_B = \frac{I_C}{\beta_{DC}} = \frac{V_{CC} - I_C R_C - V_{BE}}{R_B}$$

$$\frac{I_C}{\beta_{DC}} R_B = V_{CC} - I_C R_C - V_{BE}$$

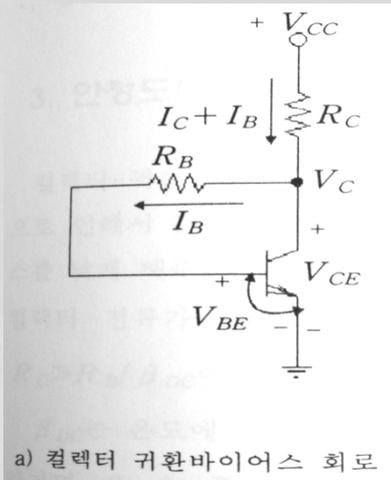
$$\frac{I_C}{\beta_{DC}} R_B + I_C R_C = V_{CC} - V_{BE}$$

$$I_C \left(\frac{R_B}{\beta_{DC}} + R_C \right) = V_{CC} - V_{BE}$$

$$I_C = \frac{V_{CC} - V_{BE}}{\left(\frac{R_B}{\beta_{DC}} + R_C \right)}$$

5.5.2 컬렉터 귀환해석 (Analysis of Collector Feedback)

- 동작점 Q 의 값 I_C 와 V_{CE} 를 구하기 위해 옴의법칙을 이용하여 I_B 와 V_C 를 구한다.



동작점 Q 값의 V_{CE}

$$V_{CE} = V_C - V_E$$

$$V_E = 0$$

$$V_{CE} = V_C$$

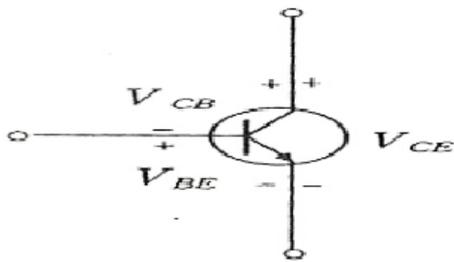
$$V_{CE} = V_{CC} - I_C R_C$$

5.5.3 안정도 (Stability)

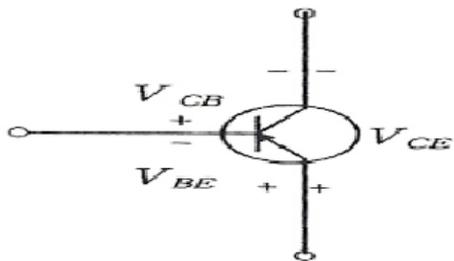
- 저항의 오차, 온도 상승 등의 원인으로 인한 I_C 가 증가시 R_C 의 전압강하로 V_C 가 낮아져 바이어스를 낮게 해줌.
- 컬렉터 전류가 어떤 범위까지 β_{DC} 와 V_{BE} 에 의존하며 이러한 의존성은 $R_C \gg R_B / \beta_{DC}$ 이고, $V_{CC} \gg V_{BE}$ 일때 최소화.
- 온도상승시 β_{DC} 증가, V_{BE} 감소하여 바이어스가 자동제어.
- R_B 의 값은 계산값의 20%까지 오차 허용.

5.6 PNP Circuit (PNP 회로)

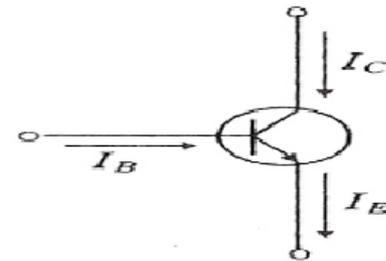
- PNP 트랜지스터는 NPN과 상보(Complement) 형태라 한다.
- Complement는 PNP와 NPN의 전류방향이 반대라는 것을 의미.
- 적절히 사용함으로써 회로의 간편성과 효율성을 증가.



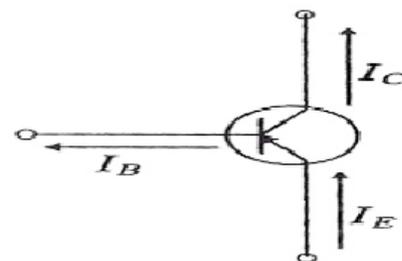
a) NPN 전압



c) PNP 전압



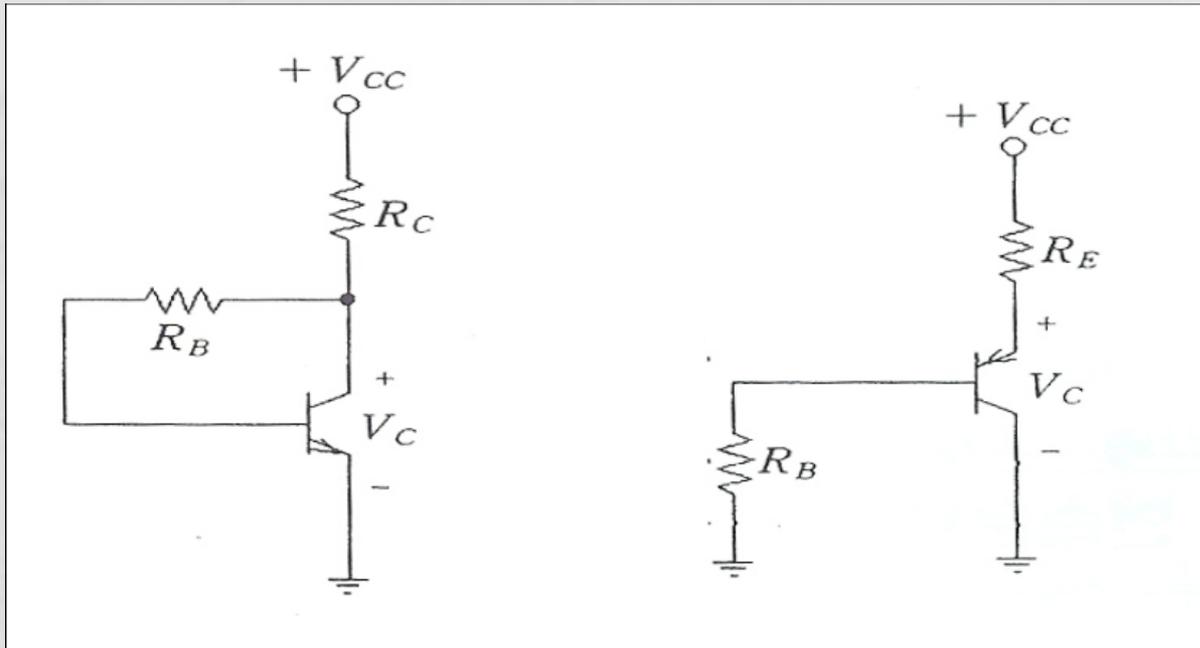
b) NPN 전류의 흐름



d) PNP 전류의 흐름

5.6 PNP Circuit (PNP 회로)

- Complement는 PNP와 NPN의 전류방향이 반대라는 것을 의미.
- 적절히 사용함으로써 회로의 간편성과 효율성을 증가.
- 다음 그림에서 NPN과 PNP 트랜지스터회로를 비교하였다.



참고자료

- 전자회로(I) ,정동명 교수님 저,인터비전
- 전자회로, ALBERT PAUL MALVINO 저
- GOOGLE 검색을 통한 사진자료
- 전자회로 강의자료 참고.

질문해주세요.