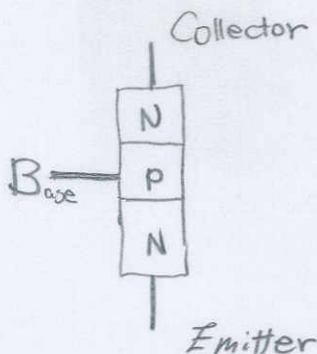


기말고사

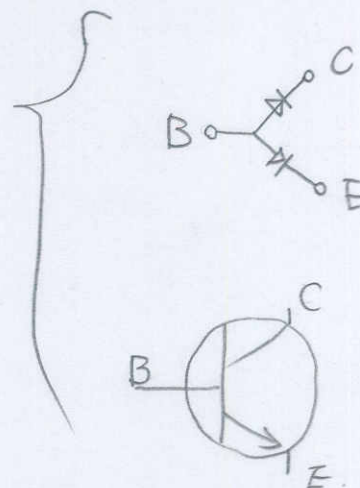
공부 및 내용정리

이런 게 있는데...

* Biopolar Junction Transistor.

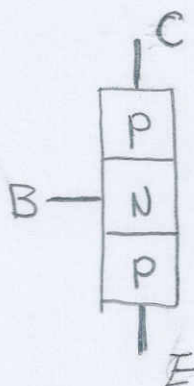


"NPN" type.

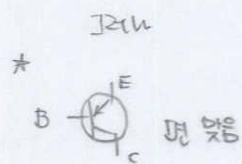
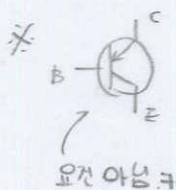
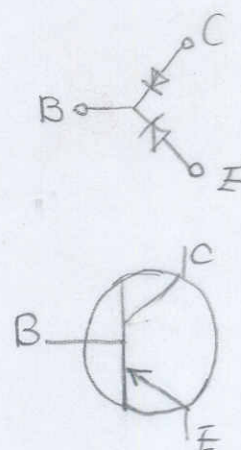


collector
전자를 모으다

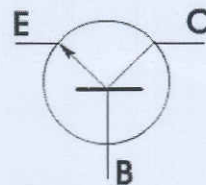
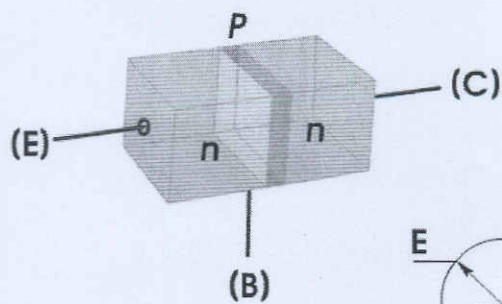
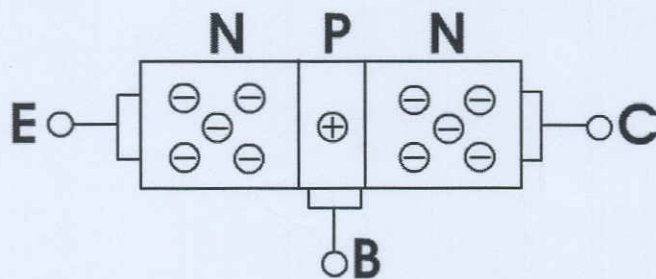
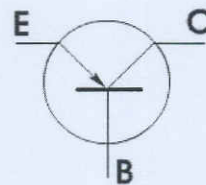
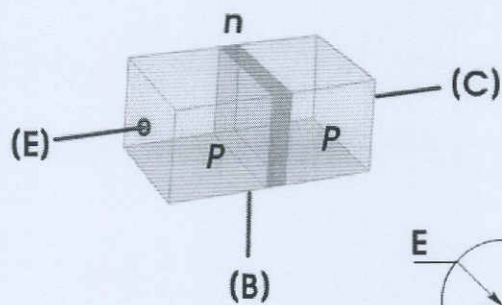
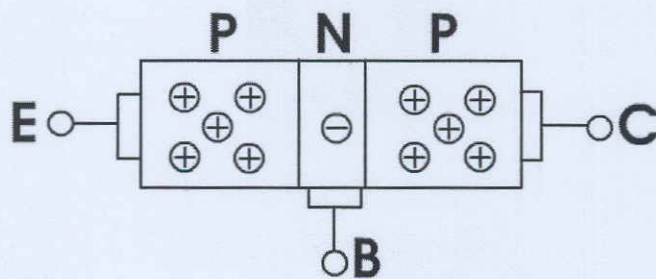
Emitter
전자를 방출하다.



"PNP" type



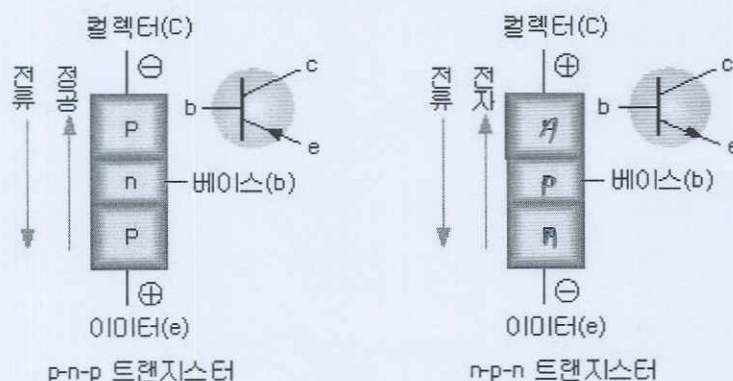
* TR을 원하는 형식 (A, B, AB, C class) 으로 동작하기 위해서는 반드시 적절한 바이어스를 걸어줘야 한다.



p-n-p 트랜지스터 사전용어

p-n-p transistor [기초]

트랜지스터는 크게 양극성 트랜지스터와 단극형 트랜지스터로 분류된다. 흔히 트랜지스터라고 하면 양극성 트랜지스터를 의미한다. 양극성 트랜지스터는 기본적으로는 2개의 p-n 접합의 결합으로 구성되는데, n 또는 p 영역이 2개의 p-n 접합에 공통적이기 때문에 그림과 같이 각각 p-n-p형의 트랜지스터 또는 n-p-n형의 트랜지스터가 된다. 전극은 이미터, 베이스 및 컬렉터라고 한다. p-n-p형의 n영역과 p-n-n형의 p영역은 베이스 영역이라고 한다. 트랜지스터에 전압이 가해지면 한 p-n 접합은 순방향(forward di-rection)으로 바이어스되고 다른 p-n 접합은 역방향(reverse direction)으로 바이어스된다. 전류는 순방향으로 바이어스된 p-n 접합을 통해서 흐른다. 이때에 전자는 n형의 영역에서 베이스 영역으로 흘러 들어가고 홀(hole: 正孔)은 베이스 영역에서 n형의 영역으로 흘러 들어간다. 이 접합을 이미터-베이스 접합(emitter-base junction)이라고 하는데, 이때에 이미터가 n형의 영역이다. 베이스로 들어가는 전자는 역방향으로 바이어스된 p-n 접합 쪽으로 확산된다. 일단 이들 전자가 이 p-n 접합의 공핍층(depletion layer)에 들어가면 컬렉터가 있는 다른 n형의 영역으로 쏠려 들어가 이 전극의 최하 에너지대(energy band)에 들어간다. 베이스 내의 홀이 베이스를 떠나서 순방향으로 바이어스된 이미터-베이스 접합을 통해 이미터로 들어가고, 거기에서 이미터로부터 주입된 전자와 재결합함에 따라 베이스 내의 홀의 집중도는 떨어진다. 이 결과로 p-n 접합의 순방향 전압이 떨어져서 전류가 정지될 수 있다. 만일 베이스 영역이 회로 내의 적절한 점에 접속되어 이미터-베이스 접합이 순방향으로 바이어스된 상태로 유지되면, 전자는 베이스 영역에서 흘러나와 홀의 집중을 유지하고, 따라서 전류는 컬렉터에서 이미터로(즉 전자 흐름의 반대 방향으로) 계속 흐르게 된다.



메일보내기

오류수정

의견제안

TOSHIBA Transistor Silicon PNP Epitaxial Type (PCT process)

2SA1015(L)

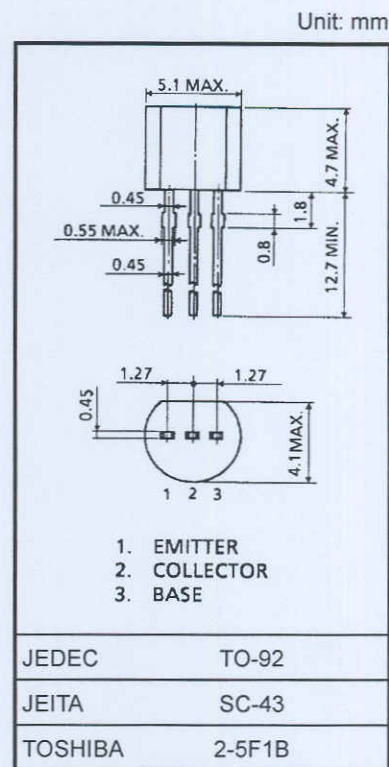
Audio Frequency Amplifier Applications

Low Noise Amplifier Applications

- High voltage and high current: $V_{CEO} = -50 \text{ V (min.)}$,
 $I_C = -150 \text{ mA (max.)}$
- Excellent h_{FE} linearity: $h_{FE} (2) = 80 \text{ (typ.)}$ at $V_{CE} = -6 \text{ V}$, $I_C = -150 \text{ mA}$
: $h_{FE} (I_C = -0.1 \text{ mA})/h_{FE} (I_C = -2 \text{ mA}) = 0.95 \text{ (typ.)}$
- Low noise: $NF = 0.2 \text{ dB (typ.)}$ ($f = 1 \text{ kHz}$)
- Complementary to 2SC1815 (L)

Maximum Ratings ($T_a = 25^\circ\text{C}$)

Characteristics	Symbol	Rating	Unit
Collector-base voltage	V_{CBO}	-50	V
Collector-emitter voltage	V_{CEO}	-50	V
Emitter-base voltage	V_{EBO}	-5	V
Collector current	I_C	-150	mA
Base current	I_B	-50	mA
Collector power dissipation	P_C	400	mW
Junction temperature	T_j	125	$^\circ\text{C}$
Storage temperature range	T_{stg}	-55~125	$^\circ\text{C}$



Weight: 0.21 g (typ.)

Electrical Characteristics ($T_a = 25^\circ\text{C}$)

Characteristics	Symbol	Test Condition	Min	Typ.	Max	Unit
Collector cut-off current	I_{CBO}	$V_{CB} = -50 \text{ V}$, $I_E = 0$	—	—	-0.1	μA
Emitter cut-off current	I_{EBO}	$V_{EB} = -5 \text{ V}$, $I_C = 0$	—	—	-0.1	μA
DC current gain	$h_{FE} (1)$ (Note)	$V_{CE} = -6 \text{ V}$, $I_C = -2 \text{ mA}$	70	—	400	
	$h_{FE} (2)$	$V_{CE} = -6 \text{ V}$, $I_C = -150 \text{ mA}$	25	80	—	
Collector-emitter saturation voltage	$V_{CE} (\text{sat})$	$I_C = -100 \text{ mA}$, $I_B = -10 \text{ mA}$	—	-0.1	-0.3	V
Base-emitter saturation voltage	$V_{BE} (\text{sat})$	$I_C = -100 \text{ mA}$, $I_B = -10 \text{ mA}$	—	—	-1.1	V
Transition frequency	f_T	$V_{CE} = -10 \text{ V}$, $I_C = -1 \text{ mA}$	80	—	—	MHz
Collector output capacitance	C_{ob}	$V_{CB} = -10 \text{ V}$, $I_E = 0$ $f = 1 \text{ MHz}$	—	4	7	pF
Base intrinsic resistance	$r_{bb'}$	$V_{CB} = -10 \text{ V}$, $I_E = 1 \text{ mA}$ $f = 30 \text{ MHz}$	—	30	—	Ω
Noise figure	NF (1)	$V_{CE} = -6 \text{ V}$, $I_C = -0.1 \text{ mA}$ $f = 100 \text{ Hz}$, $R_G = 10 \text{ k}\Omega$	—	0.5	6	dB
	NF (2)	$V_{CE} = -6 \text{ V}$, $I_C = -0.1 \text{ mA}$ $f = 1 \text{ kHz}$, $R_G = 10 \text{ k}\Omega$	—	0.2	3	

Note: h_{FE} (1) classification O: 70~140, Y: 120~240, GR: 200~400

TOSHIBA TRANSISTOR SILICON NPN EPITAXIAL TYPE (PCT PROCESS)

2SC1815

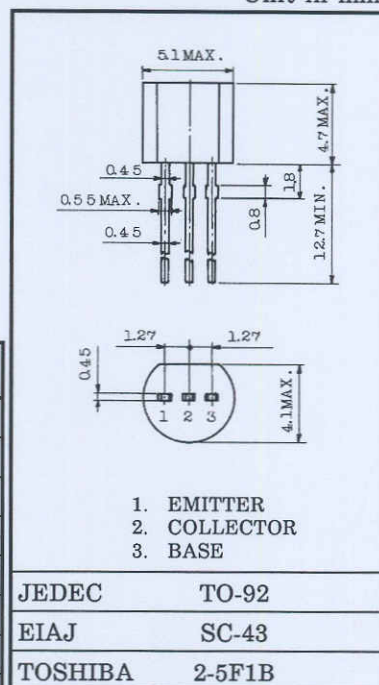
AUDIO FREQUENCY GENERAL PURPOSE AMPLIFIER APPLICATIONS.
DRIVER STAGE AMPLIFIER APPLICATIONS.

Unit in mm

- High Voltage and High Current
: $V_{CEO} = 50V$ (Min.), $I_C = 150mA$ (Max.)
- Excellent h_{FE} Linearity
: $h_{FE(2)} = 100$ (Typ.) at $V_{CE} = 6V$, $I_C = 150mA$
: $h_{FE}(I_C = 0.1mA) / h_{FE}(I_C = 2mA) = 0.95$ (Typ.)
- Low Noise : $NF = 1dB$ (Typ.) at $f = 1kHz$
- Complementary to 2SA1015 (O, Y, GR class)

MAXIMUM RATINGS ($T_a = 25^\circ C$)

CHARACTERISTIC	SYMBOL	RATING	UNIT
Collector-Base Voltage	V_{CBO}	60	V
Collector-Emitter Voltage	V_{CEO}	50	V
Emitter-Base Voltage	V_{EBO}	5	V
Collector Current	I_C	150	mA
Base Current	I_B	50	mA
Collector Power Dissipation	P_C	400	mW
Junction Temperature	T_j	125	$^\circ C$
Storage Temperature Range	T_{stg}	-55~125	$^\circ C$



Weight : 0.21g

ELECTRICAL CHARACTERISTICS ($T_a = 25^\circ C$)

CHARACTERISTIC	SYMBOL	TEST CONDITION	MIN.	TYP.	MAX.	UNIT
Collector Cut-off Current	I_{CBO}	$V_{CB} = 60V$, $I_E = 0$	—	—	0.1	μA
Emitter Cut-off Current	I_{EBO}	$V_{EB} = 5V$, $I_C = 0$	—	—	0.1	μA
DC Current Gain	$h_{FE(1)}$ (Note)	$V_{CE} = 6V$, $I_C = 2mA$	70	—	700	
	$h_{FE(2)}$	$V_{CE} = 6V$, $I_C = 150mA$	25	100	—	
Collector-Emitter Saturation Voltage	$V_{CE(sat)}$	$I_C = 100mA$, $I_B = 10mA$	—	0.1	0.25	V
Base-Emitter Saturation Voltage	$V_{BE(sat)}$	$I_C = 100mA$, $I_B = 10mA$	—	—	1.0	V
Transition Frequency	f_T	$V_{CE} = 10V$, $I_C = 1mA$	80	—	—	MHz
Collector Output Capacitance	C_{ob}	$V_{CB} = 10V$, $I_E = 0$, $f = 1MHz$	—	2.0	3.5	pF
Base Intrinsic Resistance	$r_{bb'}$	$V_{CE} = 10V$, $I_E = -1mA$ $f = 30MHz$	—	50	—	Ω
Noise Figure	NF	$V_{CE} = 6V$, $I_C = 0.1mA$ $f = 1kHz$, $R_G = 10k\Omega$	—	1.0	10	dB

Note : h_{FE} Classification 0 : 70~140 Y : 120~240 GR : 200~400 BL : 350~700

961001EAA2

● TOSHIBA is continually working to improve the quality and the reliability of its products. Nevertheless, semiconductor devices in general can malfunction or fail due to their inherent electrical sensitivity and vulnerability to physical stress. It is the responsibility of the buyer, when utilizing TOSHIBA products, to observe standards of safety, and to avoid situations in which a malfunction or failure of a TOSHIBA product could cause loss of human life, bodily injury or damage to property. In developing your designs, please ensure that TOSHIBA products are used within specified operating ranges as set forth in the most recent products specifications. Also, please keep in mind the precautions and conditions set forth in the TOSHIBA Semiconductor Reliability Handbook.



TR 명칭 알아보기

예) (Es)

2SA181K

* (1 2 3 4 Diode
2 3 4 TR

* Semiconductor

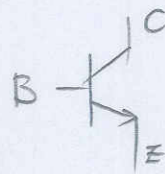
* A : PNP, 고주파
B : PNP, 저주파
C : NPN, 고주파
D : NPN, 저주파

+ 2 3 4 J : P 채널 FET
K : N 채널 FET

★ TR 의 주 4용 목적

- ① Switching → "logic" gate ^(on-off) 논리회로에
주요 이용.
- ② Amplifier → 작은 신호를 크게 키움.

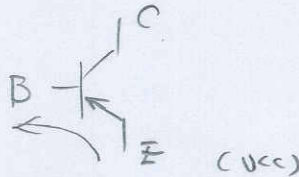
★ npn 특성.



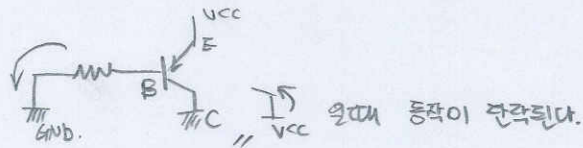
Base 에 전류 (바이어스)를 걸어주면 동작.

자전시 GND 연결, 증폭하지 않는다.

★ pnp



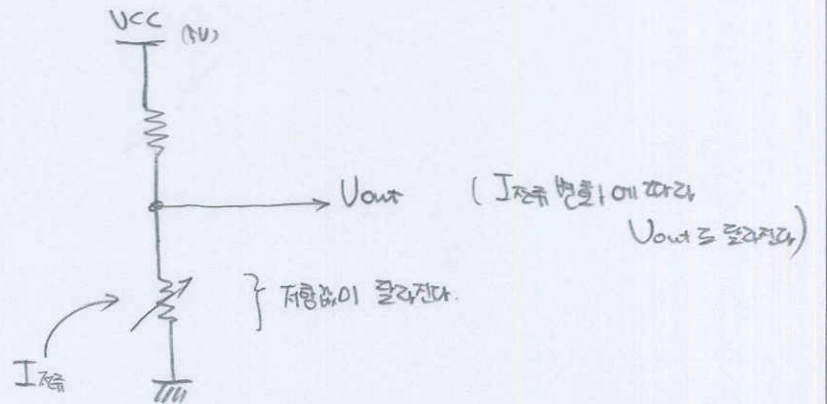
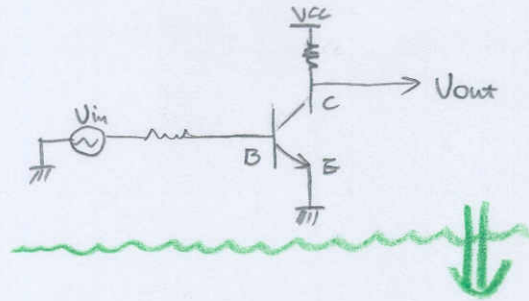
Base 에 GND 를 연결 (즉, Base 에 끌어옴)



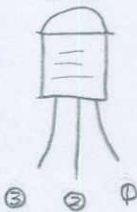
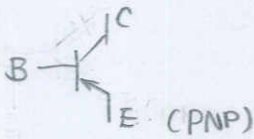
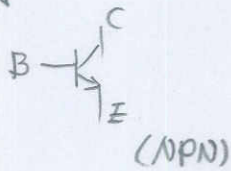
PNP에서
X Collector 단자의 역할

↳ npn type 의 Base 역할로 대입

* TR의 등가회로



★



대체 TR은 ...

- ① Emitter
- ② Collector
- ③ Base

아보지크 미터

R range 은대.

(흑색봉이 ⊕
 적색봉이 ⊖) 측정



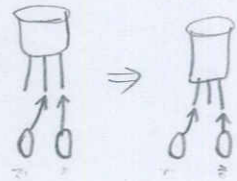
★ Transition 적부 판정.

1. Analog "Meter" ≡ R range range ≧ 선택. 선정한다.

2. TR의 ②, ③ 두 단자에 연결시켜 측정한다. (흑단자 쪽끼)

- 도통할 경우, ②의 한 단자를 기준으로 다른 단자를 (내머지)

측정한다.

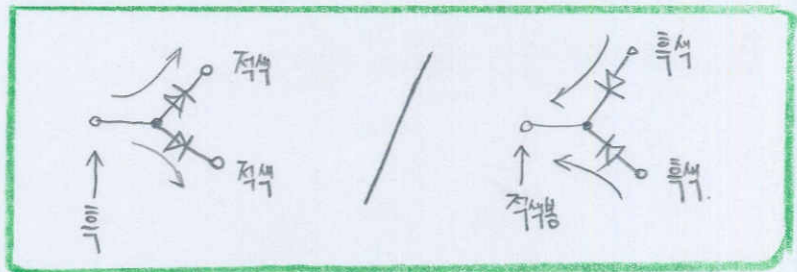


- 불통일 경우, 흑 단자의 위치를 바꾸어 양방향 도통 여부를

확인한다.

① 양방향 도통 : 고정된 단자가 흑색 → NPN ★

② 양방향 도통 : 고정 단자가 적색 → PNP ★



★ (회상) 3. C, E 단자 식별

① 분점점을 찾아서 (Rx10 Range) C-E 간을 측정

누전 전류가 ("C→E" < "E→C"
 더 크다

② Bias 전압을 찾아서 확인

③ (극성에서 점(들)을 묻혀 대략 확인)

3. CE 단자 설정.

① 공통단자를 제외하고, 남은 두단자를

$\times 1k$ range or $\times 10k$ range 에서

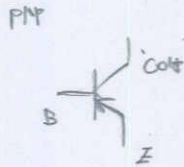
양단자에 묻힌 다음 측정한다. (높은 전압은 안가)

- 저항(R)이 낮게 측정되면,

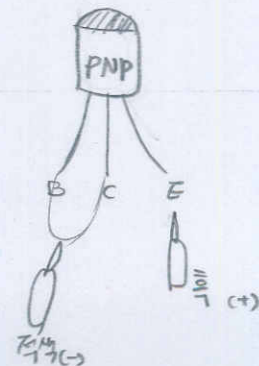
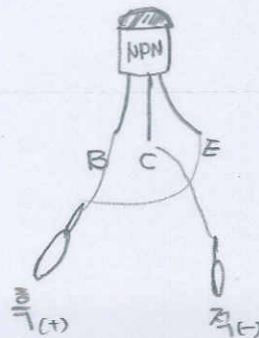
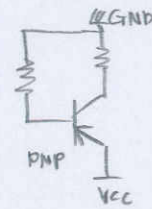
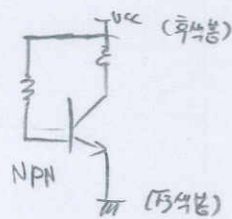
흑색 단자는 Emitter, 적색단자는 collector
(PNP경우)

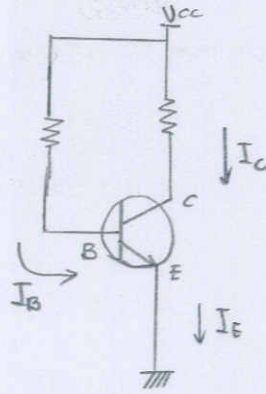
- R이 높게 측정되면,

흑색 collector, 적색 emitter
(PNP)



② 바이어스 전압인가하여 Testing





$$\therefore I_c + I_b = I_e$$

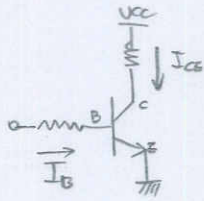
$$\therefore \frac{I_c}{I_b} = \beta_{DC} \quad (\text{이득})$$

$$= h_{FE} \quad \downarrow$$

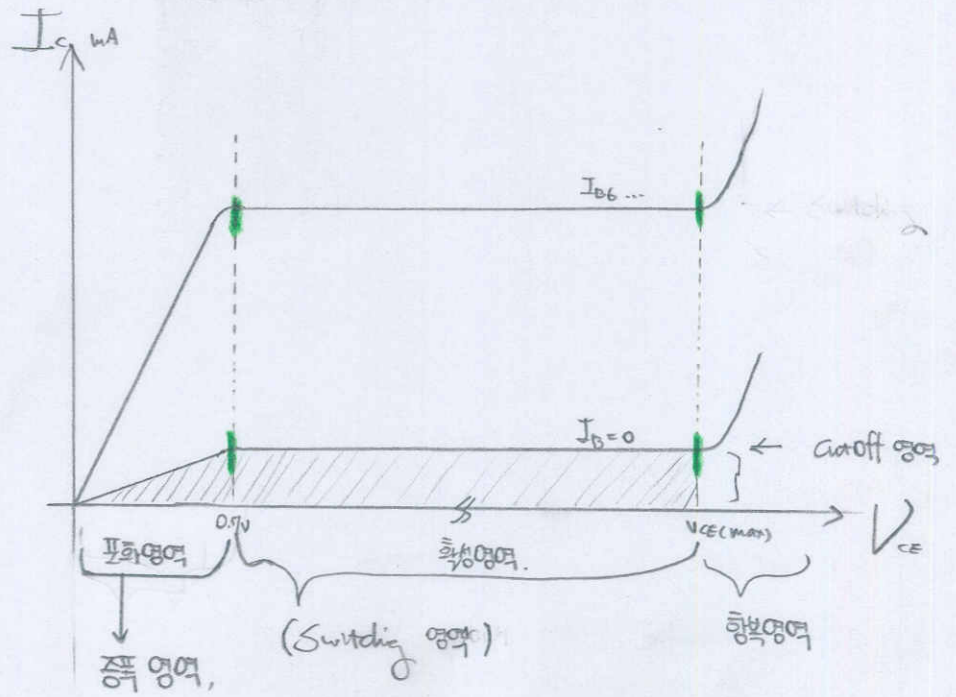
전압이득

$$\langle \rangle \quad \alpha_{DC} = \frac{I_c}{I_e} \quad (\text{승계수}) < 1.$$

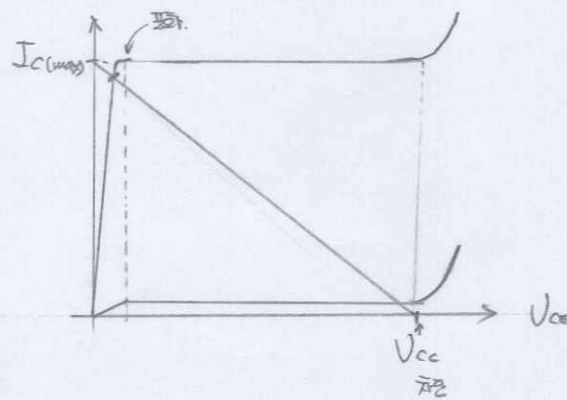
$$\beta_{DC} = \frac{\alpha_{DC}}{1 - \alpha_{DC}}$$



포화영역 (Saturation)



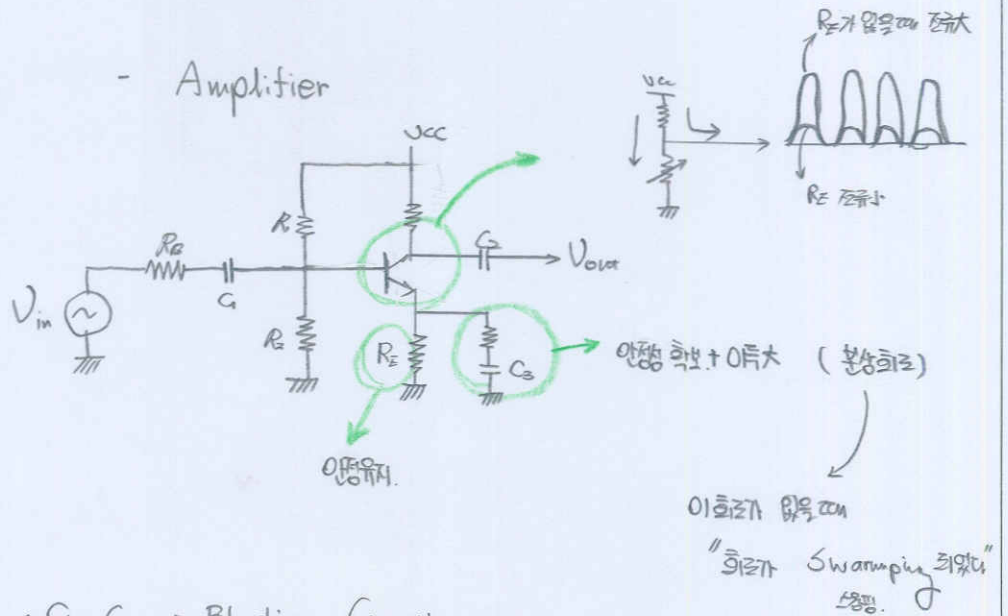
* 직류부하선



* V_{CE0} 부하 전압.
 I_{CE0} 부하 전류.

"Common - Emitter"

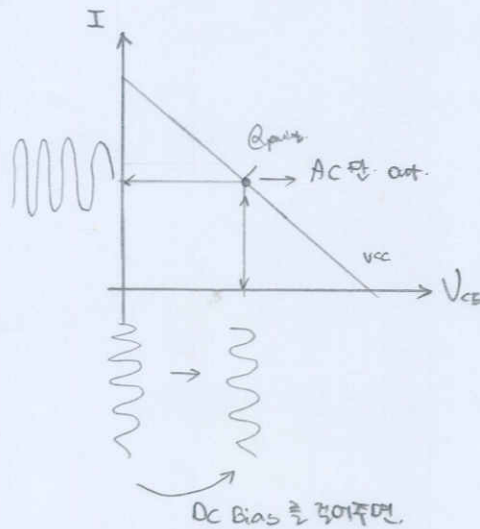
- Amplifier



$C_1, C_2 \rightarrow$ Blocking Capacitor

역할 : DC 전류 차단. AC 전류만 통과시킨다.

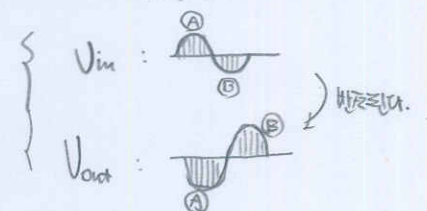
$C_3 \rightarrow$ Bypass Capacitor. : 우회 경로. (안정 + 이득 확보)



$$\therefore V_{CC} \cdot \frac{R_2}{R_1 + R_2} = V_{Bias}$$

(* 효율이 아주 낮은 단점이 있다)
50% 이하

* V_{out} : 반전증폭기 *



* 반전증폭기
 $\downarrow$
not gate

* R (저항)

$$\star \left\{ \begin{array}{l} \text{입력저항 } R_{\text{input}} = \text{Low} \quad (V_b/I_b) \\ \text{출력저항 } R_{\text{out}} = \text{high} \quad (V_c/I_c) \end{array} \right.$$

↪ 고저항에 호환가능!!

Adult Video? 해석하기

* A_v (전압이득), $V_c/V_b \rightarrow \text{Very High} (= V_{\text{out}}/V_{\text{in}})$

A_v (전압이득), $I_c/I_b \rightarrow \text{Low} (= I_{\text{out}}/I_{\text{in}})$
 h_{fe}

* 응용 (Application)

pre Amplifier (AG 증폭기) → 신호 앞단에 붙인다.
 저주파 - 저주파 증폭, 고주파 증폭

A class

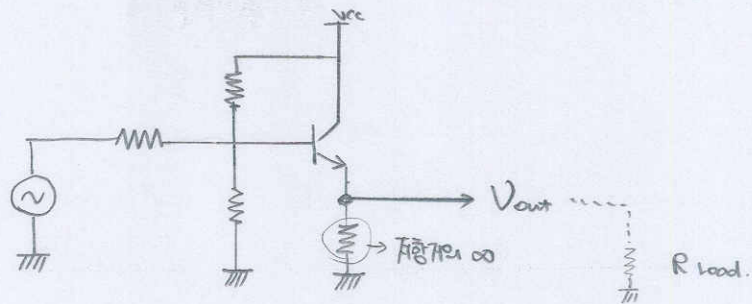
* 'Emitter - follow'
라고도 한다.

< 비버퍼 증폭기 >

* CC 방식 증폭기
 { ① 비반전 증폭기
 ② buffer
 ≒ 많이 쓰인다.

전류가 흐를 때 →
buffer ≒ 쓸.

" Common - Collector " (CC) Amplifier



$$\begin{cases} V_{out} = \text{비반전 출력} \\ R_{input} = \text{Very High } (\infty \text{ 에 가까움}) \\ R_{out} = \text{Very Low} \end{cases}$$

$$\begin{cases} A_v (\text{전압이득}) = \text{Very Low} \\ A_v (\text{전류이득}) = \text{Very High} \end{cases}$$

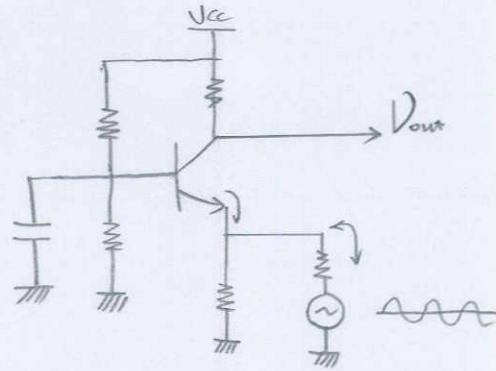
(전압이득 거의 없다. → 1:1)

* 용도. output 증폭기. (주로 회로 킷단에 붙인다. 증폭용)
 ↓
 (저주) 전력 증폭기, 저주파.

< 효율은 75% 이내 >

* Common - Emitter. C-C
 ↓
 속도가 느리다는 단점 (저주파수)

" Common - Base " Amplifier.



$V_{out} \rightarrow$ = 비반전 출력

R_{input} = ~~middle~~ very low

R_{out} = ~~middle~~ High

$$\left\{ \begin{array}{l} * A_{V(중)} = \text{medium} \text{ (Low)} \text{ (High)} \\ A_{I(중)} = \text{medium} \text{ (Low)} \end{array} \right.$$

• 응용 (Application)

증폭력은 소이기 보다, $\rightarrow$ "고주파 전파 증폭기" 에서 쓰인다

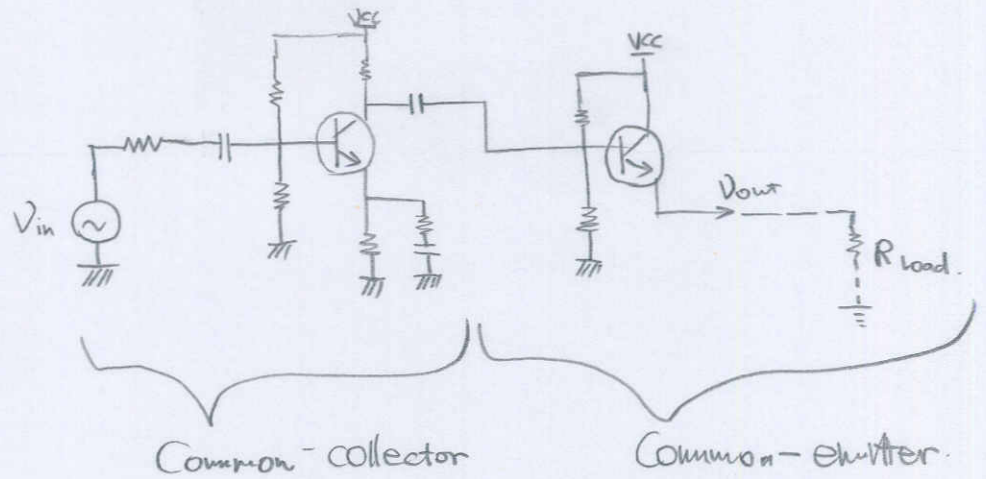
50% 정도

* 컷 오퍼비 $\rightarrow 286p$

 노이즈

* Multi - stage Amplifier

- CE 와 CC의 연결 조합.



* 이회로의 특징은 ① 배반 증폭

$$② A_v = A_{v1} \times A_{v2}$$

아주 높은 이득을 얻을 수 있다.

* 289p 내용

증폭기 접속의 비교.

* 정리 사항

	Gain	CF	CC	CB
A_v	V_{out}/V_{in}	Very High	Very Low	High
$A_i(\omega)$	I_{out}/I_{in}	Mid (Low)	Very High	Low
R_{in}	V_{in}/I_{in}	Low	High	Very Low
R_{out}	V_{out}/I_{out}	High Low	Very Low	High
phase 위상	변위, 비변위	변위	비변위	비변위

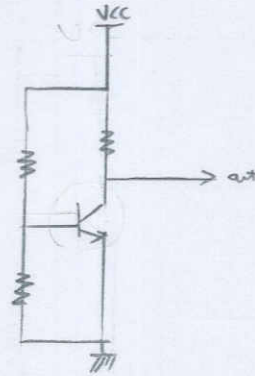
* TR 회로 설계 방식

- Voltage Divide 방식

전압분배 바이어스.

↓

일반적인 증폭기 회로



요런게 있다...

* 언급하지 않으면 일반적으로 ~~이~~ 쓰이는 것들

◦ 증폭기 → A급을 많이 쓴다.

◦ TR → NPN type 을 많이 쓴다.

* 4가지 파라미터 (parameter)

* h 파라미터 or h 파라미터

h hybrid

파라미터 종류가

꼭 4개 없다

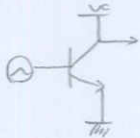
→ $\begin{cases} i_e \\ r_e \\ f_e \\ o_e \end{cases}$

* h_{fe}
↓
증폭파라미터

$\left\{ \begin{array}{ll} h_{input} & \text{입력} \\ h_{ratio} & \text{주파수비율} \\ h_{feedback} & \text{피드백} \end{array} \right.$

h_{out} < 출력 저항 ↑ , 입력 저항 ↓ > 좋다!!

$$V = RI$$



impedance

ratio

forward

out

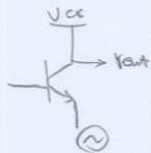
★ 증폭기 접속에 대한 h 파라미터 배

① Common - Emitter

$$\left\{ \begin{array}{ll} h_{ie} = V_b / I_b & - \text{출력단자, 입력 임피던스} \\ h_{re} = V_b / V_c & - \text{입력 개방, 입력에 귀환되는 출력전압비} \\ h_{fe} = I_c / I_b & - \text{출력단자, 전압 증폭비} \\ h_{oe} = I_c / V_c & - \text{입력 개방, 출력 어드미턴스 (1/R)} \end{array} \right.$$

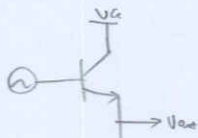
② Common - Base

$$\left\{ \begin{array}{ll} h_{iB} = V_e / I_e \\ h_{rB} = V_e / V_c \\ h_{fB} = I_c / I_e \\ h_{oB} = I_c / V_c \end{array} \right.$$

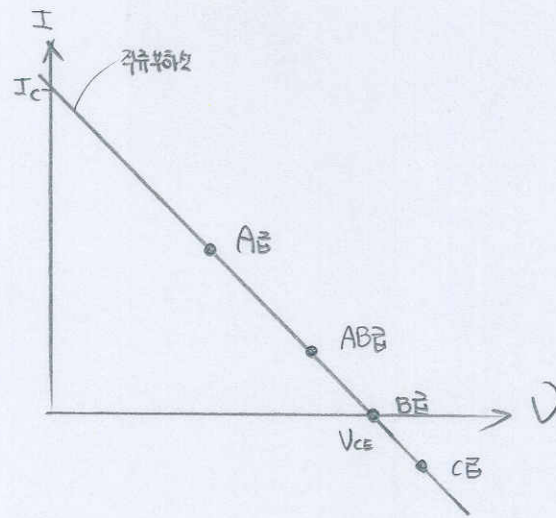


③ Common - collector

$$\left\{ \begin{array}{ll} h_{ic} = V_b / I_b \\ h_{rc} = V_b / V_e \\ h_{fc} = I_e / V_b \\ h_{oc} = I_e / V_e \end{array} \right.$$



A 증폭기의 분류



차단영역 (cut off)
 포화영역 (saturation)

* DC bias 는 해주는 이유.

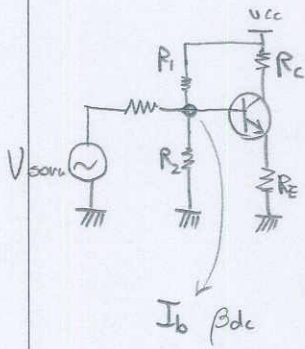
↳ 선형 왜곡 방지 (증폭률 av)

→ Q point 는 맞춘다 (center)

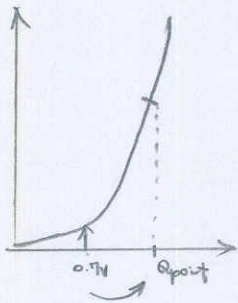
but, I_{CQ} 가 소모 (쓸데없는 에너지 낭비)

→ 이를 해결하기 위해서 "Swamping" resistor

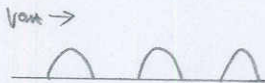
($R_E \parallel$ Bypass Capacitor)



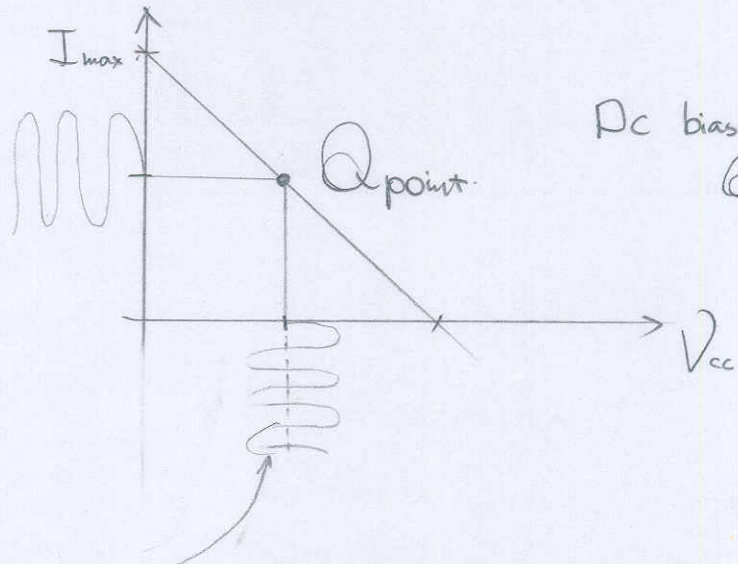
* 안정하지 않음
↓
npn 트랜지스터



c) B점



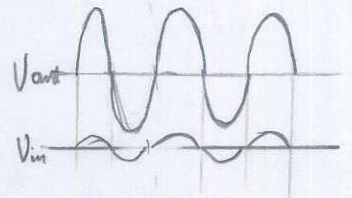
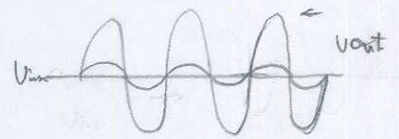
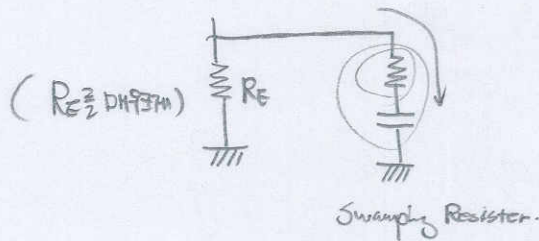
* AG 증폭기



DC bias를 걸어줌
Qpoint에 맞춰준다.

* $I_{ce} \rightarrow$ (전압) 분배한 것 (오류 발생)
전압을 25% 이하

* Swamping (스윙핑)

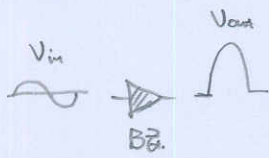


가) 만약 스윙핑 회로가 없으면?

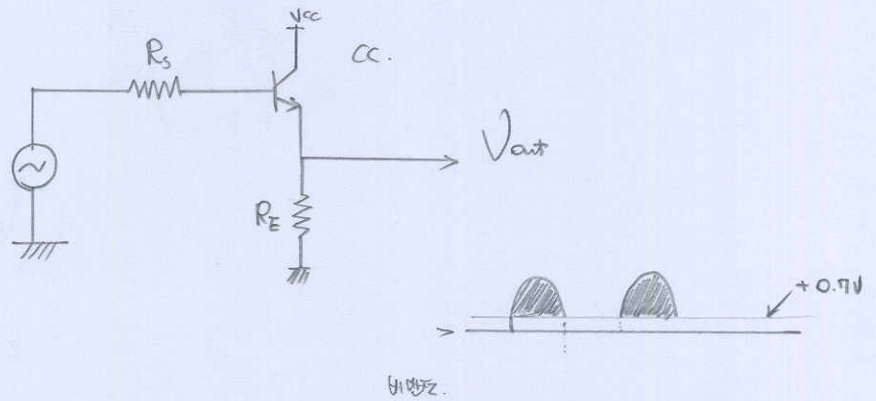
< 전압을 분배...
(오류 발생)
부족한 DC 전압 X

* 증폭 회로

* 증.



* class B. , Bjt 증폭기.



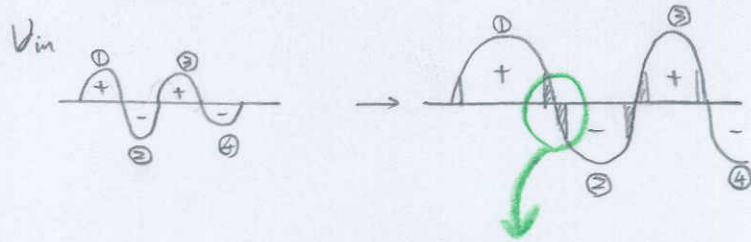
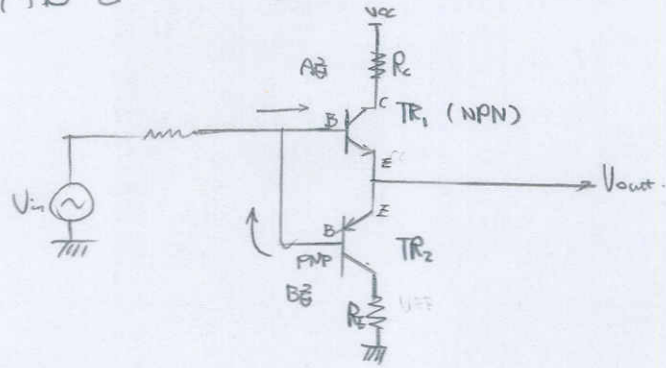
* 증기신호를 잡을 때 사용한다. (효율 100%에 가깝다)

"1.0"

* push-pull

* 특징: 위상반전

AB B.



Cross Distortion 발생하?

Crossover Distortion

(교류 발생)

① V_{out1} : TR_1 이 증폭해.

* CC: common-collector

EF: Emitter Follow

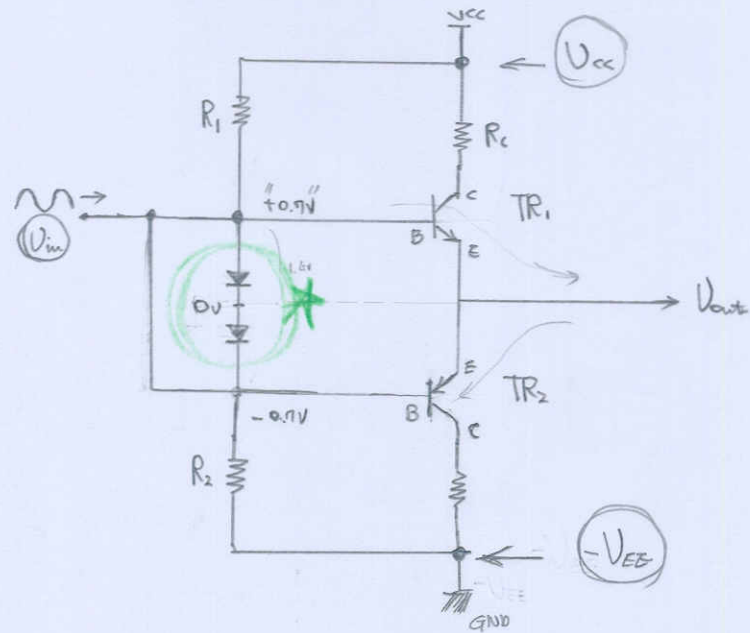
$$V_{cc}/R_c = I \quad (CC, EF) \rightarrow +, \text{High}$$

② V_{out2} : TR_2 이 증폭해 (TR_1 은 차단됨)

$$V_{out}/R_e \quad (CC, EF) \rightarrow -, \text{Low}$$

* (pair) Diodes push-pull 증폭기.

* Cross over Distortion 을 최소화 하는 방법 (회로)



$0 \sim 0.7V$
 $\rightarrow$ Saturation 영역
 $\rightarrow$ Diode 특성

* R_1 을 통해 V_{CC} 전압을 적절하게 IR drop 시켜 TR_1 의 B 전압을

$0.7V$ 를 유지시킨다.

R_2 를 마찬가지로 $-V_{EE}$ 전압을 Drop 시켜 TR_2 의 B 전압을 $-0.7V$ 를 유지시킨다.

Crossover distortion

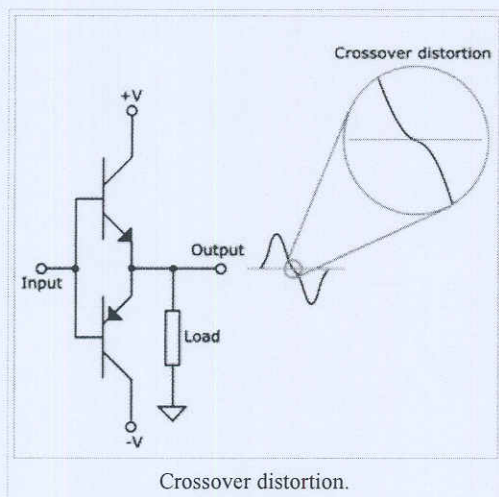
You can support Wikipedia by making a tax-deductible donation.

From Wikipedia, the free encyclopedia

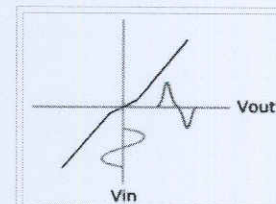
Crossover distortion is a type of distortion which is caused by switching between devices driving a load. It is most commonly seen in complementary, or "push-pull", Class-B amplifier stages, although it is occasionally seen in other types of circuits as well.

The term *crossover* signifies the "crossing over" of the signal between devices, in this case, from the upper transistor to the lower and vice-versa.

Distortion mechanism



The image shows a typical class-B emitter-follower complementary output stage. Under no signal conditions, the output is exactly mid-way between the supplies (i.e., at 0V). When this is the case, the base-emitter bias of both the transistors is zero, so they are in the cut-off region where the transistors are not conducting.



Input-Output characteristic of a Class-B complementary emitter follower stage.

Consider a positive going swing: As long as the input is less than the required forward V_{BE} drop ($\approx 0.65V$) of the upper NPN transistor, it will remain off or conduct very little - this is the same as a diode operation as far as the base circuit is concerned, and the output voltage does not follow the input (the lower PNP transistor is still off because its base-emitter diode is being reverse biased by the positive going input). The same applies for the lower transistor but for a negative going input. Thus, between about $\pm 0.65V$ of input, the output voltage is not a true replica or amplified version of the input, and we can see that as a "kink" in the

output waveform near 0V (or where one transistor stops conducting and the other starts). This kink is the most pronounced form of **crossover distortion**, and it becomes more evident and intrusive when the output voltage swing is reduced.

Less pronounced forms of distortion may be observed in this circuit as well. An emitter-follower will have a voltage gain of just under 1. In the circuit shown, the NPN emitter-follower and the PNP emitter-follower will generally have very slightly different voltage gains, leading to slightly different gains above and below ground. Other more subtle forms of crossover distortion, stemming from slight differences between the PNP and NPN devices, exist as well.

Possible Solutions

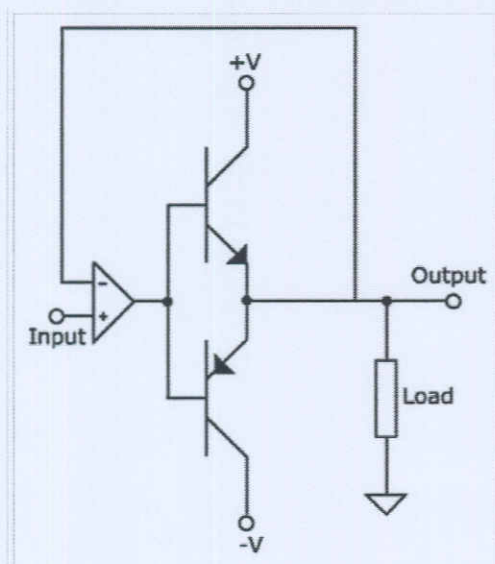
In the case of a class B/AB amplifier, crossover distortion can be reduced by using a slight forward bias in the base circuit such that the transistors are idling at a small output current. The forward bias causes the circuit to operate in class-AB mode, so both transistors are slightly on during crossover. This can reduce or eliminate the characteristic kink of crossover distortion, although other types of crossover distortion will remain.

As with most kinds of distortion, another way in which crossover distortion can be reduced is through the use of feedback. By comparing the output to the desired output, and adjusting the input to correct for any error, we can significantly reduce distortion. This may be done with an operational amplifier, as shown below, or with a discrete circuit.

In the example shown, the operational amplifier is used to reduce the distortion of a push-pull pair. Op-amps are differential voltage amplifiers with very high gain (sometimes modeled as infinite gain). In an ideal model, the output of the opamp is held such that both inputs of the op amp must be at exactly the same voltage. In this case, since the inverting input is directly connected to the output, the voltage at the non-inverting input is always equal to the voltage at the output and inverting input, hence eliminating distortion. With a more precise model of an operational amplifier (with non-infinite gain) distortion is reduced by a factor equal to the gain of the op amp.

Most modern power amplifiers (including those used in hi-fi) employ both techniques, using both class-AB in their output stages, and feedback, offering reasonable efficiency and good distortion figures.

See also: Electronic amplifier



A better push-pull amplifier

Retrieved from "http://en.wikipedia.org/wiki/Crossover_distortion"
Categories: Electronic amplifiers | Electronics terms

- This page was last modified on 19 November 2007, at 03:28.
- All text is available under the terms of the GNU Free Documentation License. (See **Copyrights** for details.)
Wikipedia® is a registered trademark of the Wikimedia Foundation, Inc., a U.S. registered 501(c)(3) tax-deductible nonprofit charity.

TR

Common - { Emitter
Collector
Base

FET

Common { Source
Drain
Gate

[1] FET의 종류

- ① FET는 접합형과 절연 게이트형(MOS형)이 있고, 다시 각각 n채널형과 p채널형으로 나눈다.
 ② 전극명은 드레인(D:drain), 소스(S:source) 및 게이트(G:gate)로 3단자이다.

전기장 효과 트랜지스터의 종류

구분	접합형		MOS형	
	p채널형	n채널형	p채널형	n채널형
구조도				
전극명	D:드레인	S:소스	G:게이트	B:기판
그림 기호				

[2] 접합형 FET에 흐르는 전류

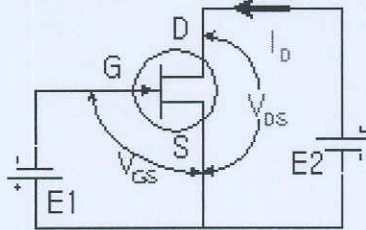
(가) 전압을 가하는 방법과 흐르는 전류

 I_D : 드레인 전류 V_{DS} : 드레인-소스 사이의 전압

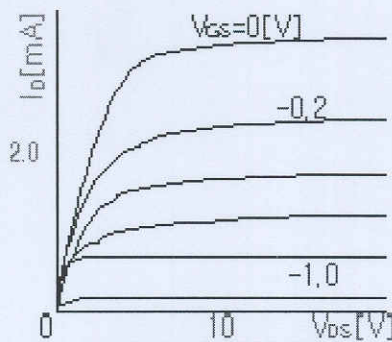
(또는 단순히 드레인 전압)

 V_{GS} : 게이트-소스 사이의 전압

(또는 단순히 게이트 전압)



(a) 접합형 FET에 가하는 전압



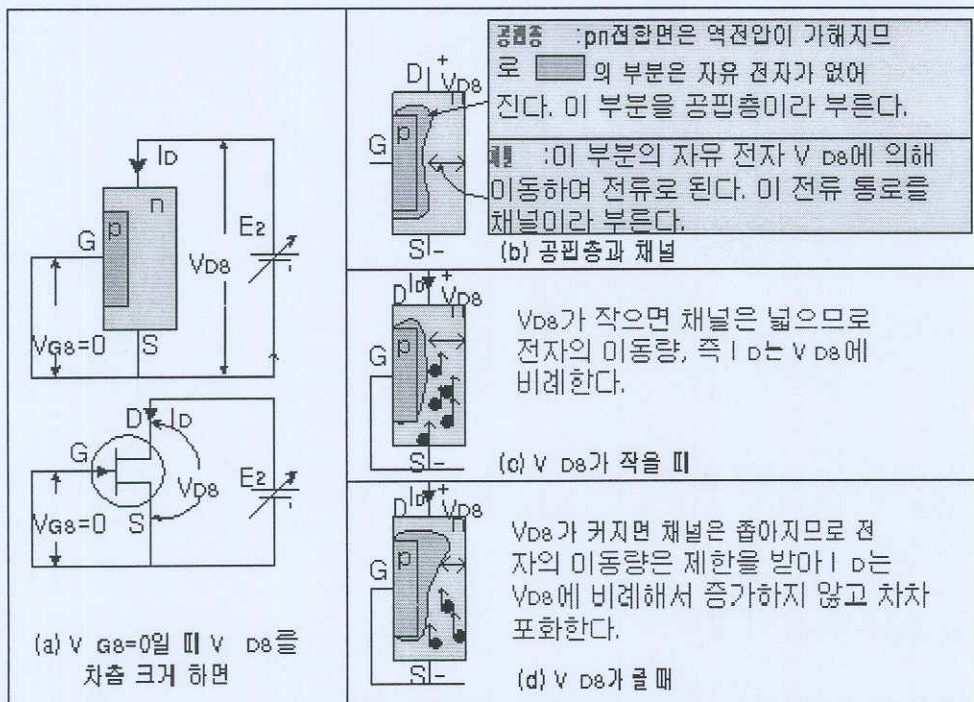
(b) 전압-전류의 관계

접합형 FET(n형 채널) 특성

① V_{DS} 가 작을 때 I_D 는 V_{DS} 에 비례하나, V_{DS} 가 어느값 이상 커지면 I_D 는 V_{DS} 에 그다지 영향을 받지 않고 포화되어 V_{GS} 에 의해 크게 변화한다.

(나) FET 내부에서의 전자 움직임

- ① 공핍층(depletion layer) : pn접합면에는 역전압이 가해져 있으므로 접합면 가까이의 자유 전자가 없는 영역.
- ② 채널(channel) : n형 반도체 내에서 공핍층을 제외한 영역은 V_{DS} 에 의해 자유 전자가 이동하는 영역.

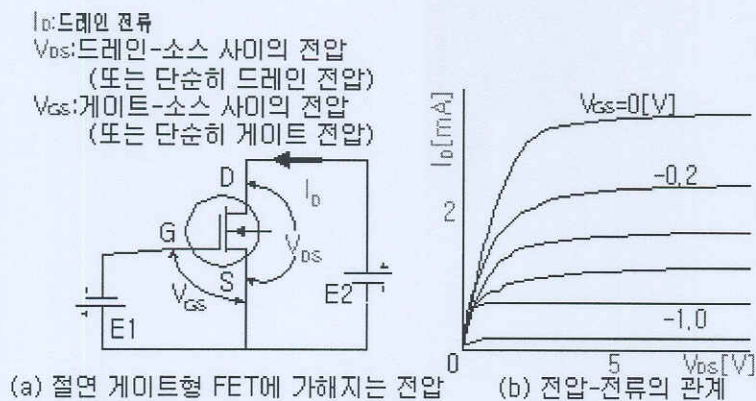


FET 내부의 전자 움직임

③ V_{GS} 를 가할 경우 : $V_{GS}=0[V]$ 일 때는 공핍층은 V_{DS} 에 의한 것이었지만, V_{GS} 를 증가시키면 그 전압이 역방향 전압이므로, $V_{GS}=0[V]$ 일 때보다 공핍층이 넓어져 같은 V_{DS} 일지라도 I_D 는 작아진다.

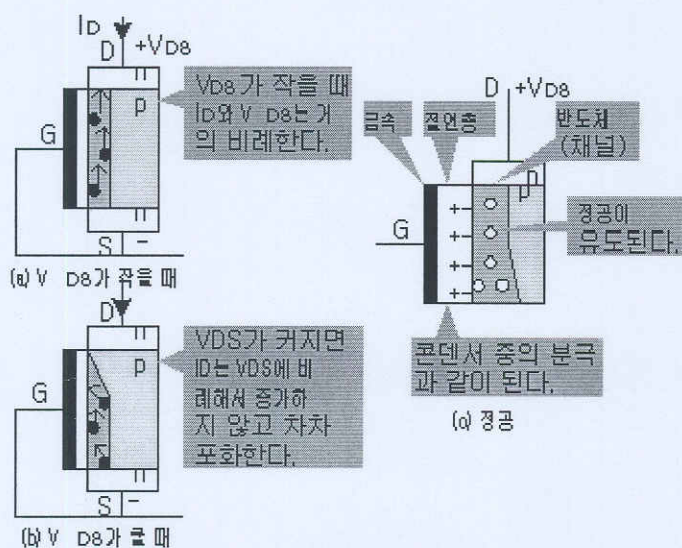
[3] 절연 게이트형(MOS형) FET에 흐르는 전류

(가) 전압을 가하는 법과 흐르는 전류 : 접합형의 경우와 같이 V_{DS} 가 어떤값 이상으로 커지면 V_{GS} 전압만으로 드레인 전류 I_D 가 제어된다.



MOS형 FET

(나) 채널 내부에서의 전자의 움직임 :



MOS형 FET의 채널 내부 전자

- ① V_{GS} 를 변화시킴으로써 V_{DS} 에 영향을 받지 않고 채널을 변화시켜 I_D 를 제어할 수 있다.

[4] 감소형과 증가형

- ① 감소형 : 절연 게이트형(MOS형)FET는 게이트 전압 V_{GS} 가 가해짐에 따라 미리 형성된 채널을 좁혀서 드레인 전류 I_D 를 감소시키는 특성을 가지고 있으므로 감소형이라 한다.
 ② 증가형 : V_{GS} 를 가하지 않았을 때는 채널이 형성되지 않고, V_{GS} 를 가함으로써 채널이 형성되게 하여, V_{GS} 를 크게 함에 따라 채널이 넓어져 I_D 가 증가하도록 만든 것을 증가형이라 한다.

Junction Field - Effect Transistor

* Metal oxide
semiconductor
FET

* FET는

BJT처럼 전압을

이용해 control X.

따라서 "저전력"은 OK

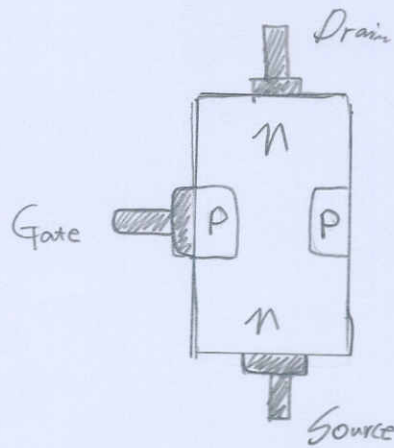
* BJT를

전압 제어 전류 소자

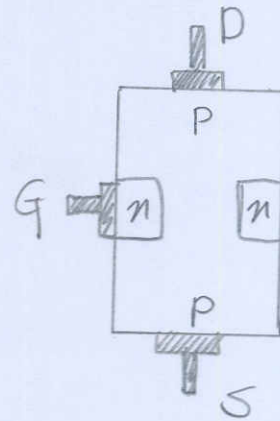
FET를

전류 제어 전류 소자

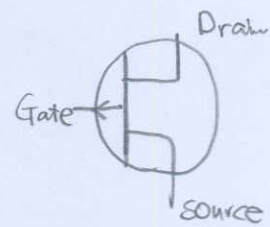
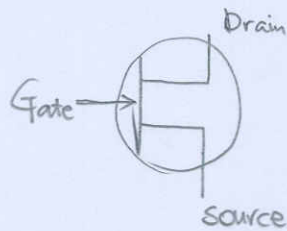
라고 한다!



< n 채널 >



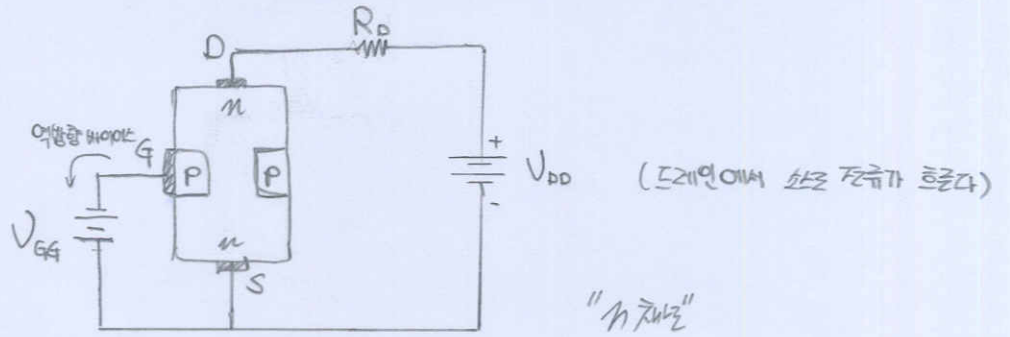
< p 채널 >



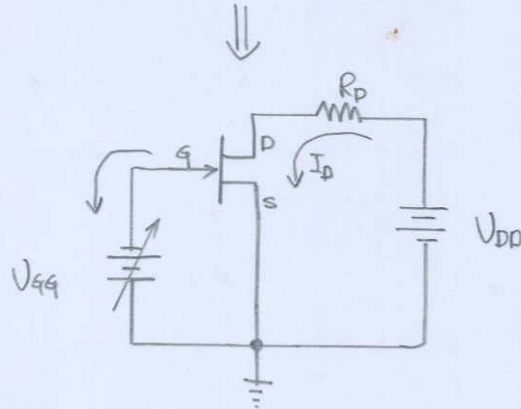
* BJT 보다 소신전압이 매우 작다; 단, 속도는 느리다!

단점 } 증폭 작용이 비선형적이다.

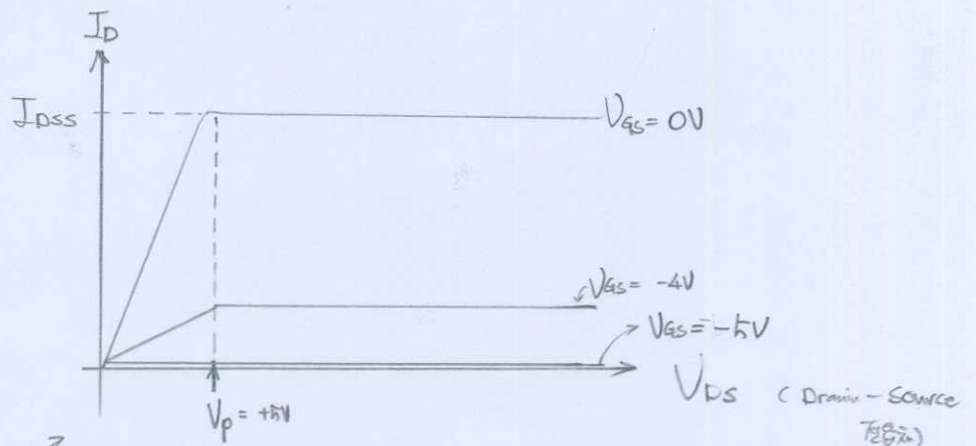
V_{GS} 를
 Drain : V_{DS} $\leftarrow$
 Source : $\Rightarrow$ 보낸다
 Gate : 문.



BJT와 다르게
 G에서는 역방향 전압으로
 control



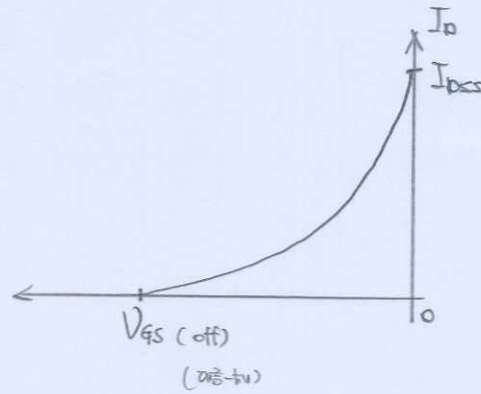
FET는 전압으로 제어되고
 전류량으로 control



* pinch-off.

V_{GS} 에 의해 I_D 가 제어된다 * (FET는 왜냐? 전압제어, 전류소자)

* JFET 전압 특성 < JFET Transfer Characteristic



V_{GS}, I_D

두 변수가 대칭되므로

* 단방향 V_{GS} 와 I_D 의 관계

$$V_{GS(off)} = \underline{\underline{-5V}}$$

$$\begin{cases} V_{GS} = V_{GS(off)} & \text{일 때, } I_D = 0 \text{ A} \\ V_{GS} = 0 \text{ V} & \text{이면, } I_D = I_{DSS} \end{cases}$$

$$* I_D = I_{DSS} \left(1 - \frac{V_{GS}}{V_{GS(off)}} \right)^2$$

* $V_{GS(off)}$ 의 부호는 전압의 종류에 따라 다르다.

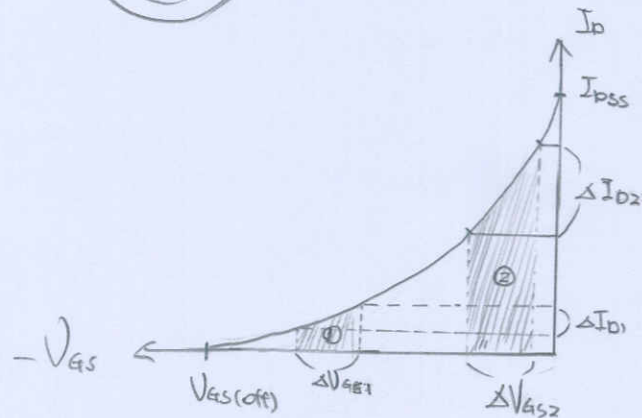


* 전도 계수 (Trans Conductance)

$g = \frac{\Delta I_D}{\Delta V_{GS}} \approx \frac{I_D}{V_{GS}}$

$$g_m = \frac{\Delta I_D}{\Delta V_{GS}}$$

전도 계수 non-linear

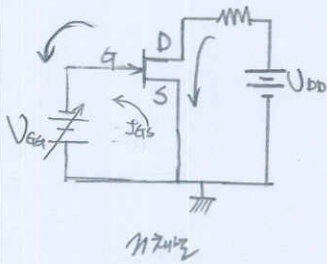


$$g_{m1} = \frac{\Delta I_{D1}}{\Delta V_{GS1}}$$

$$g_{m2} = \frac{\Delta I_{D2}}{\Delta V_{GS2}}$$

○ * g_m 의 값이 클수록 Gate 전압 (V_{GS}) Drain 전류 (I_{DS}) 은 효과적으로 제어할 수 있다

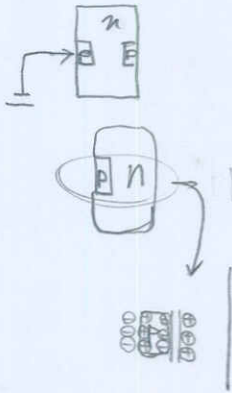
* 입력 저항 과 입력 용량



$$R_{In} = \left| \frac{V_{GS}}{I_{GS}} \right|$$

낮은 주파수에서 동작 (그만큼 동작 속도가 느리다)

높은 입력 저항 (k.MΩ)



입력용량 C_{iss} 은 JFET가 역바이어스 pn 접합으로

동작하기 때문에 BJT 입력용량보다 훨씬 크다.

입력용량은 역전압과 관계있다.

가장자리

FET

JFET

MOSFET

FET은...

* "BJT" vs "FET"

1. FET은 [회로]의 증폭에 영향
2. ★ 생산 저가. ★ 고집적. ★ 간단한 사용.
3. ★ 전압 제어, 전류 소자 (BJT는 전류 제어, 전압 소자)
4. ★ 입력 저항 大, 출력 저항 小
(R_{input}) (R_{output})
5. 열 영향 (온도 변화)에 강하고, Noise에 강하다.
6. I_D (드레인 전류)에서 오프셋 전압 X.
7. ★ (BJT보다) 이득 小, 대역폭 小 (저주파에서 동작)
↓
속도 느리다.
8. ★ BJT는 빠른 동작 / FET은 저전력.
9. 정전기에 약하다 (FET)
10. BJT는 증폭 소자 / FET은 Switching 소자

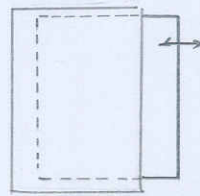
※ FET은

이득 $\times$ 대역폭 = 3dB※ HC $\begin{cases} 40 \\ 45 \end{cases}$ (CMOS)LS $\begin{cases} 74 \\ 54 \end{cases}$ (BJT)

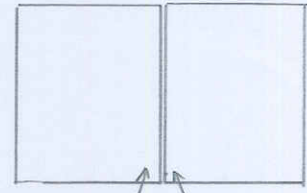
논리 소자의 상태 $\begin{cases} '1' \\ '0' \end{cases}$
 제 3 상태 (0, 1을 아님)
 < 플립, 플롭은 차이를 알아준다 >

수업시간에 비교한 BJT, FET의 예.

TTL CE, CC, CB Emitter Follower
 $\downarrow$ $\uparrow$ $\downarrow$ $\downarrow$
 FET C_s , C_d , C_g Source Drain Gate



다윈이
 $\downarrow$
 BJT



여윈이
 $\downarrow$
 FET

● FET와 BJT의 일반적인 특성비교

특성구분	FET	BJT
동작원리	다수캐리어에 의해서만 동작	다수 및 소수캐리어에 의해 동작
소자특성	단극성 소자	쌍극성 소자
제어방식	전압제어방식	전류제어방식
입력저항	매우 크다	보통
동작속도	느리다	빠르다
잡음	적다	많다
이득대역폭	작다	크다
집적도	높다	낮다

● FET의 성질

- ① 전자나 정공 중 하나의 반송자에 의해서만 동작하는 단극성 소자(UJT)
- ② 다수캐리어에 의해 동작하며 게이트의 역전압에 의해 드레인 전류가 제어되므로 전압 제어소자
- ③ BJT에 비해 입출력 임피던스가 높아서 전압증폭소자로 사용
- ④ 소형화 가능, 전력소비 적어 대규모 IC에 적합(u-P, 메모리 등)

● BJT의 성질

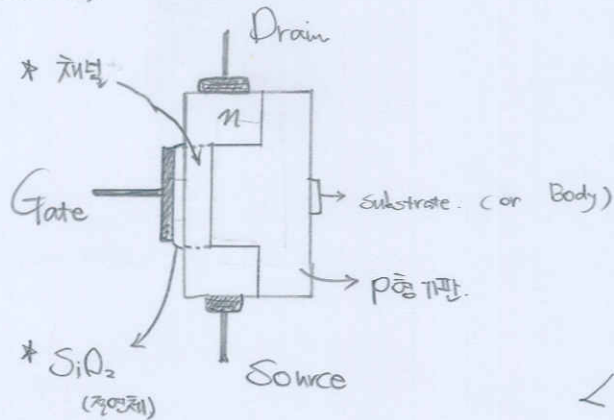
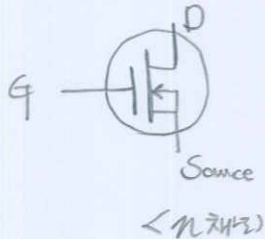
- ① 말 그대로 전자와 정공 모두를 반송자로서 동작하므로 양극성 소자이다(BJT).
- ② Base 전류로 Collector 전류를 제어하는 전류제어 소자이다.
- ③ Active 영역은 증폭기로 사용되고, Saturation 영역은 Switching 작용을 하므로 Logic Gate 등에 많이 이용된다.
- ④ 전력 소모가 FET에 비해 많지만 High Speed Logic에서는 Active 영역을 사용한다.

* D-Metal Oxide Semiconductor FET.

(공핍형)

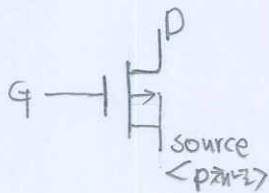
* 하전공핍

Substrate (Body)
해석하지 X.

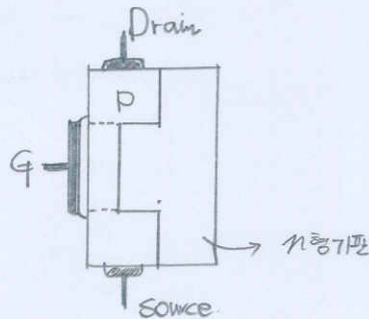


< n 채널 >

→ n-DMOSFET.



* p 채널은 통상 크기가
n 채널의 반대이다.



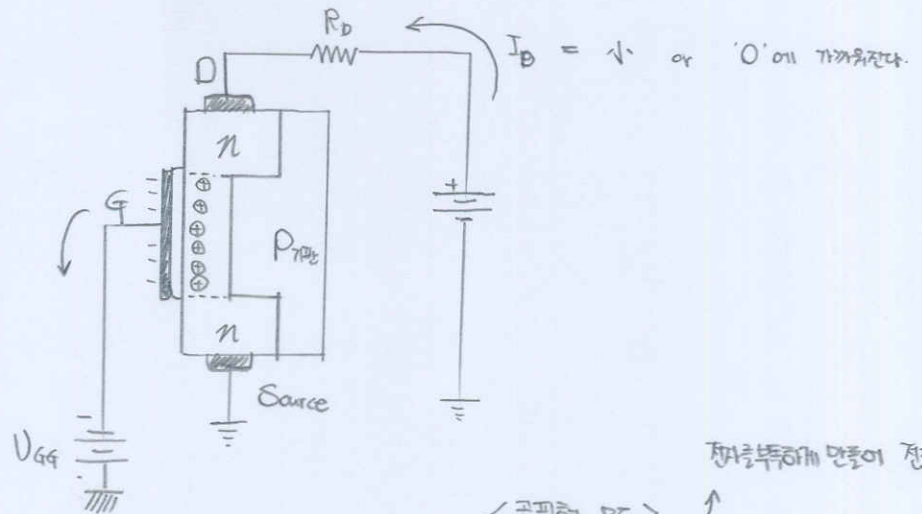
< p 채널 >

p-DMOSFET.

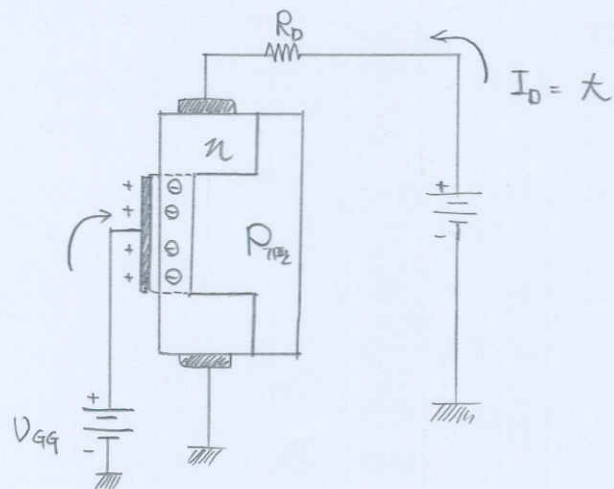
공핍: Depletion

증가형: Enhancement.

* n -channel D-MOSFET 의 동작.



V_{GS} 는 역방향 바이어스이고
 $V_{GS(off)}$ 보다 작다.



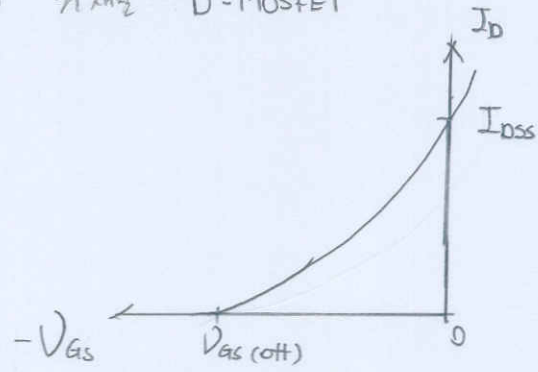
< 증폭 모드 >

V_{GS} 는 순방향 (+)

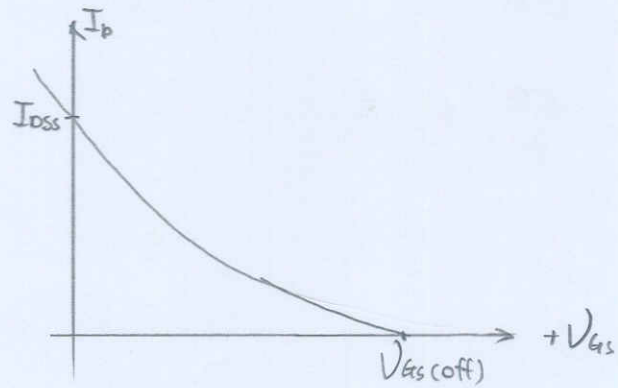
채널에 더 많은 전도성 전자를 끌어들이며
 채널의 전류를 ↑

Depletion - MOSFET 전압특성

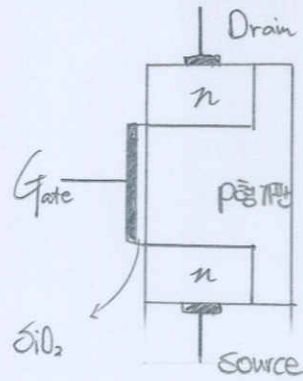
㉠ n 채널 D-MOSFET



㉢ p 채널 D-MOSFET

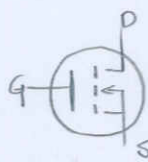
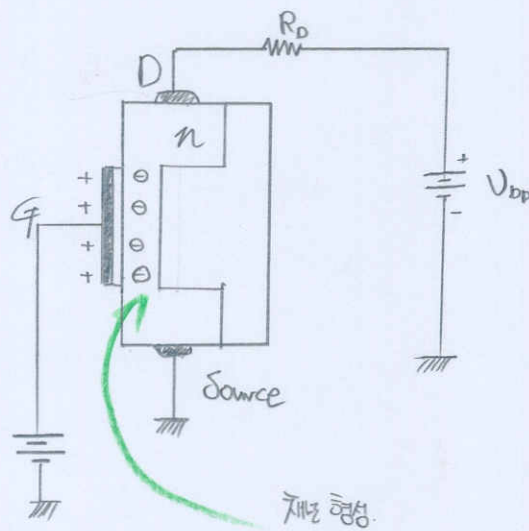


* Enhancement - MOSFET

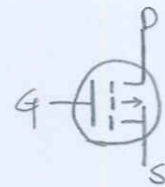


< n채널 >

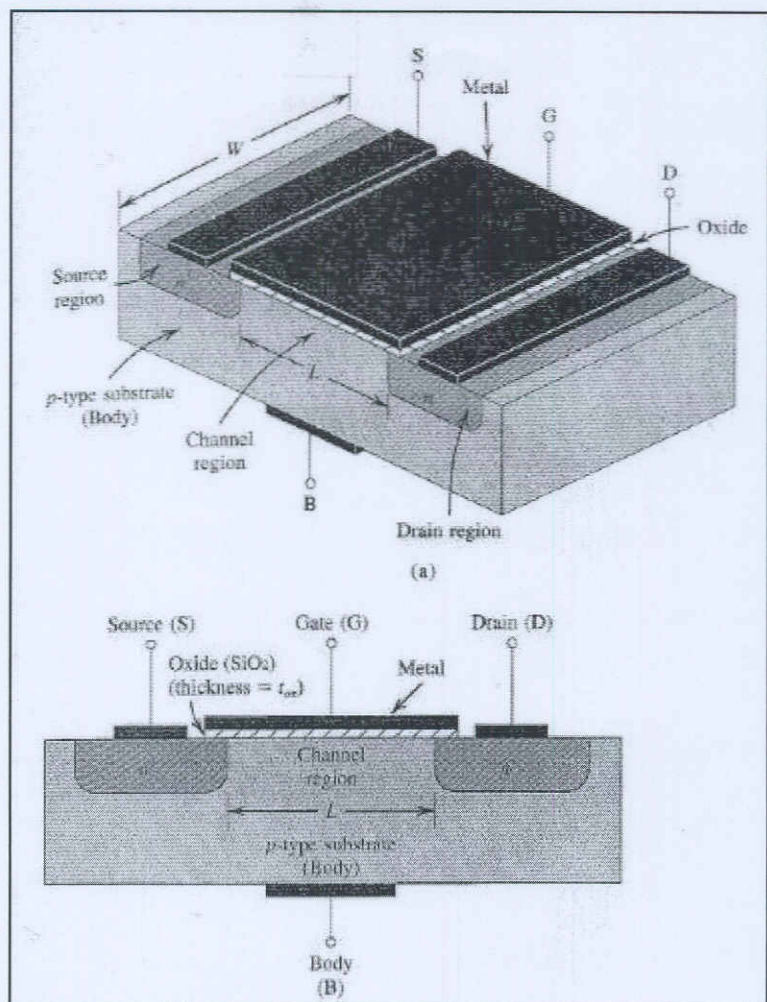
* p채널이면 n, p가
뒤바뀐다.



< n채널 E MOSFET >



< p채널 E MOSFET >



※ N형 MOSFET의 모습

Source (소스) : 동작시 전자를 보내게 될 곳이므로, 전자들의 Source라고 생각하면 좋다.

Drain (드레인) : 동작시 전자를 빨아들이게 될 곳이므로, 전자를 Drain한다고 생각하면 좋다.

Gate (게이트) : Source와 Drain사이에 문을 열어주는 (전류를 통하게 하는) 역할을 한다.

· L, W : 트랜지스터의 값이다. 거리와 너비라고 보면 되는데, 이는 공정상에서 결정되고 FET의 특성을 결정짓는다.

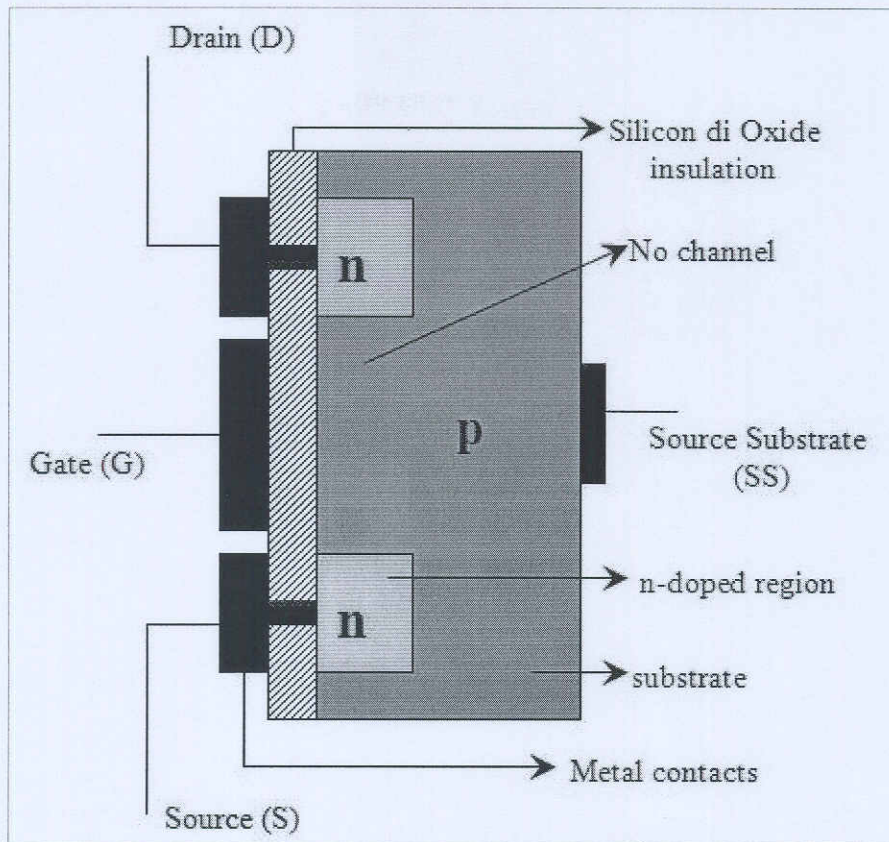
· n+ (n-type) : 전자(Electron)를 주 캐리어(Major Carrier)로 갖는 물질.

· p-type : 정공(Hole)을 주 캐리어(Major Carrier)로 갖는 물질.

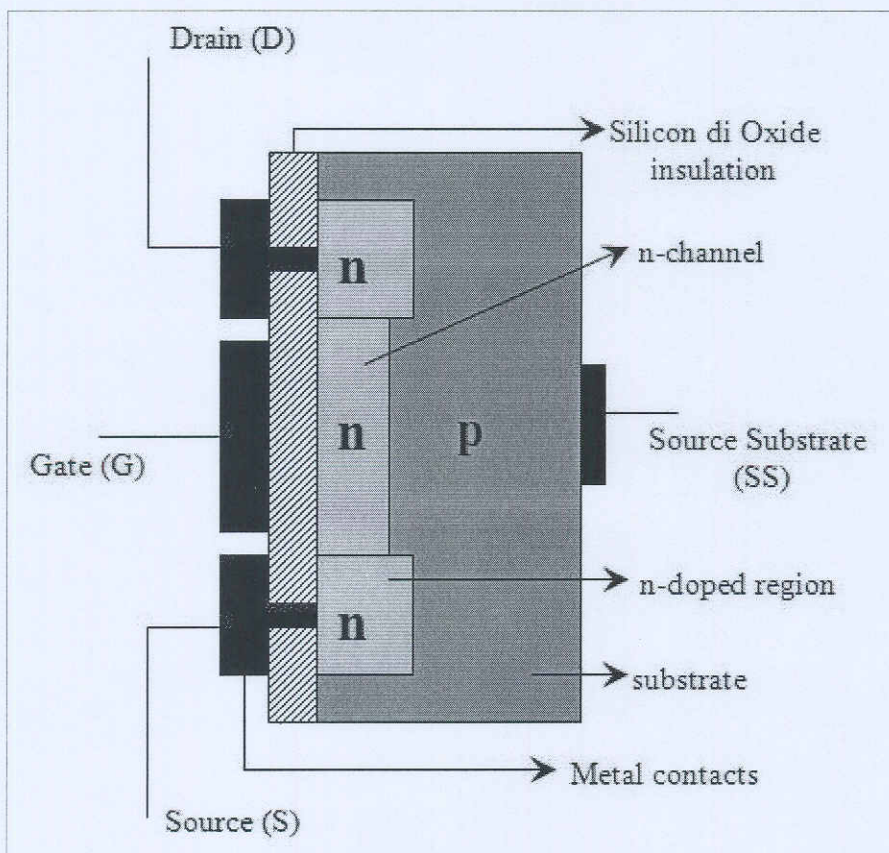
· Body (바디) : 학사과정에서는 배우지 않는 부분이다. 없다고 생각해도 좋다.

P형 MOSFET의 경우는 n과 p를 서로 바꾸어주면 되는 형태라고 생각하면 좋다.

(P형 MOSFET은 반대로 생각해주어야 한다.)



Cross section of an NMOS without channel formed: OFF state

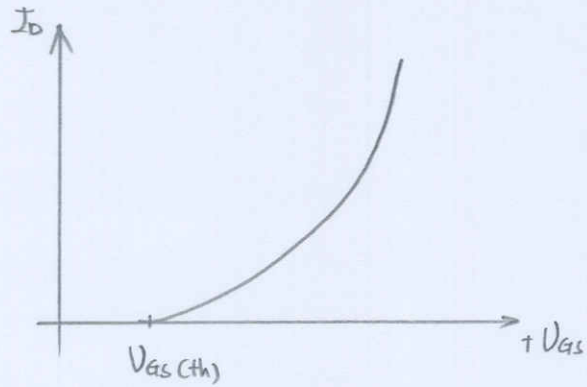


Cross section of an NMOS with channel formed: ON state

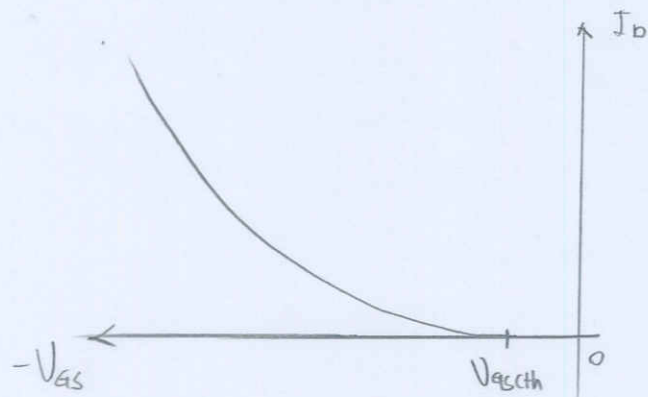
$V_{th} > \text{threshold}$
 V_{th}

Enhancement - MOSFET 전압특성

㉠ n 형 E-MOSFET



㉢ p 형 E-MOSFET



$V_{GS(th)}$

"임계전압"은 증가하면
 증가!!

Hint!

< 예상 문 >

○ 4점

2008년도 1학기

전자회로1 '기말'

8문제 중 4

6문제 선택

BJT 특성,

왜 바이어스를 걸어주는가?

Q point. / Load line (부하선)

X * 세정제이션 (Saturation). Cut off.

○ TR의 종류 ex) 2SC1815 ...

○ * TR의 특징

○ 5점

✓ 바이어스 → 극적인 출력 (A급 증폭기)

✓ 바이어스의 종류. (BB, CC...)

✓ Voltage Bias 많이 쓴다. (이유는?) - 회로 Z회로.

* 6장이 남은 핵심.

6장 증폭기.

✓ A급 증폭기, 만약하면 $npr = \text{type TR}$

* 증폭 회로 구성 방법

{	Common Collector	=	CC
	" Emitter	=	CE
	" Base	=	CB

↓

- (① 회로를 그리고. ② 각 회로의 특징, ^{증. 전류} V_{ce} , 위상 반전 여부.
- ③ 어디에 쓰이는가? 그에 대한 내용을 쓰시오.

Cross distort. → AB. _{200W}

CE - Swamping

✓ 7장 파라미터 $H_{ef} = \beta_{DC}$

↓

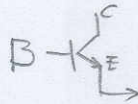
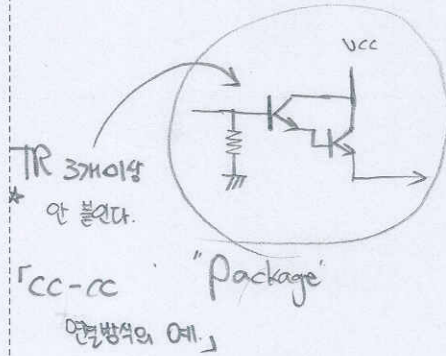
입력력 $\uparrow$ 관계에 따른 거임.

H_i, H_r, H_f , 2의 기본 파라미터.

즉 $A_v = \frac{Q_{out}}{I_{in}}$

6/12. TH.

①★

CE 쌍극관

Dalinton Pair

- 모터제어의 같은 표준 전류제어에서
사용한다

✓ CB, CE 는 어디서 쓰이는지.

✓ class B, class C, class AB 등등
↓
(308p)

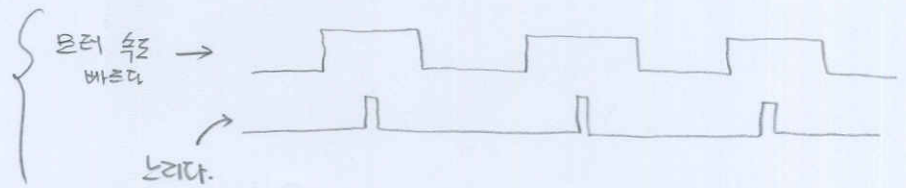
○ (306p) cross Distortion. 에 대해.

✓ (교과) 317p 표. 비교. (반드시 이해를 해야...)

BJT 응용 → 논리소자에 주는 응용.

342p 아날로그 switch

PWM - pulse width Mode (주파수 4kHz)

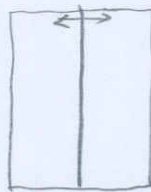


결론:

펄스폭을 좁고 빠르게 → 큰 토크 (강한 회전력) 발생.
저속.

○ 8장 FET 와 BJT 차이점 (378p)

여론이 다름이요 예.4

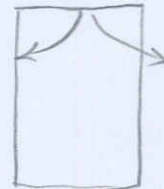


BJT

↳ 전이 바뀔만 연결다

↓

(효율이 나쁨)



FET → 특 다열이 재편다